

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 8月11日  
Date of Application:

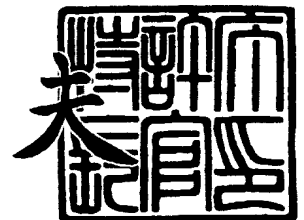
出願番号 特願2003-207186  
Application Number:  
[ST. 10/C]: [JP2003-207186]

出願人 日本碍子株式会社  
Applicant(s):

2003年10月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



出証番号 出証特2003-3081503

【書類名】 特許願

【整理番号】 WP04416

【提出日】 平成15年 8月11日

【あて先】 特許庁長官 今井 康夫 殿

【国際特許分類】 H01L 41/09  
B41J 2/045

【発明の名称】 圧電／電歪デバイス及び製造方法

【請求項の数】 23

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 武内 幸久

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 木村 浩二

【発明者】

【住所又は居所】 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 日本碍子株式会社内

【氏名】 川口 竜生

【特許出願人】

【識別番号】 000004064

【氏名又は名称】 日本碍子株式会社

【代理人】

【識別番号】 100088616

【弁理士】

【氏名又は名称】 渡邊 一平

**【先の出願に基づく優先権主張】****【出願番号】** 特願2002-297039**【出願日】** 平成14年10月10日**【先の出願に基づく優先権主張】****【出願番号】** 特願2002-363736**【出願日】** 平成14年12月16日**【手数料の表示】****【予納台帳番号】** 009689**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9001231**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 圧電／電歪デバイス及び製造方法

【特許請求の範囲】

【請求項 1】 セラミック基体の上に、圧電／電歪体と、前記圧電／電歪体の側面に形成された少なくとも一対の電極と、を有する圧電／電歪素子が立設され、前記セラミック基体と前記圧電／電歪素子とが一体的に形成された圧電／電歪デバイスであって、

前記電極が形成された前記圧電／電歪体の側面が、未加工焼成面である低発塵性圧電／電歪デバイス。

【請求項 2】 前記圧電／電歪素子が、前記セラミック基体の中に形成されたスルーホール乃至ビアホールを介して配線される請求項 1 に記載の低発塵性圧電／電歪デバイス。

【請求項 3】 請求項 1 又は 2 に記載の低発塵性圧電／電歪デバイスであって、前記セラミック基体が厚肉であり、前記圧電／電歪素子が柱体形状を呈し、前記セラミック基体の上に、複数の前記圧電／電歪素子がマトリクス状に立設された低発塵性マトリクス型圧電／電歪デバイス。

【請求項 4】 前記柱体形状の圧電／電歪素子のアスペクト比が、略 20 乃至 400 である請求項 3 に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 5】 前記柱体形状の前記圧電／電歪素子の横断面において、前記圧電／電歪素子を構成する圧電／電歪体の側面に形成された少なくとも一対の電極の間隔が  $300\text{ }\mu\text{m}$  以下である請求項 4 に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 6】 一の前記圧電／電歪素子とそれに隣設する他の前記圧電／電歪素子との間隔と、一の前記圧電／電歪素子の高さとの比が、略 1 : 20 乃至 1 : 400 である請求項 3 ~ 5 の何れか一項に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 7】 前記柱体形状を呈する圧電／電歪素子の軸線の真直度が、略  $30\text{ }\mu\text{m}$  以下である請求項 3 ~ 6 の何れか一項に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 8】 前記圧電／電歪素子の位置精度を保持する位置ずれ抑制手段を有する請求項 3～7 の何れか一項に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 9】 前記位置ずれ抑制手段が、前記セラミック基体の上に立設された複数の圧電／電歪素子のうち、少なくとも互いに隣設する圧電／電歪素子の一方を構成する圧電／電歪体の、少なくとも先端部に設けられた凸部材である請求項 8 に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 10】 前記圧電／電歪素子は、圧電／電歪体の根元部に階段状部材を有する請求項 3～9 の何れか一項に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 11】 前記圧電／電歪素子が、2 層以上の前記圧電／電歪体と、前記 2 層以上の圧電／電歪体の両外面及び 2 層以上の圧電／電歪体の間に形成された電極と、を有する請求項 3～10 の何れか一項に記載の低発塵性マトリクス型圧電／電歪デバイス。

【請求項 12】 請求項 1 又は 2 に記載の低発塵性圧電／電歪デバイスであって、前記圧電／電歪素子が薄壁形状を呈し、前記セラミック基体の上に、2 以上の前記圧電／電歪素子が櫛歯状に立設されるとともに、

前記セラミック基体と、一の前記圧電／電歪素子と、前記一の前記圧電／電歪素子に隣設する他の前記圧電／電歪素子と、前記一の前記圧電／電歪素子及び前記他の圧電／電歪素子を接続する蓋部と、により形成されたセルを有する低発塵性セル駆動型圧電／電歪デバイス。

【請求項 13】 前記薄壁形状の圧電／電歪素子のアスペクト比が、略 2 乃至 40 である請求項 12 に記載の低発塵性セル駆動型圧電／電歪デバイス。

【請求項 14】 前記セルが複数備わり、その各々が、隣設するセルと独立して形成されている請求項 12 又は 13 に記載の低発塵性セル駆動型圧電／電歪デバイスであって、

一の前記セルとそれに隣設する他の前記セルとの間隔と、前記圧電／電歪素子の高さとの比が、略 1：2 乃至 1：100 である請求項 12 又は 13 に記載の低発塵性セル駆動型圧電／電歪デバイス。

【請求項 15】 前記圧電／電歪素子が、2層以上の前記圧電／電歪体と、前記2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有する請求項 12～14の何れか一項に記載の低発塵性セル駆動型圧電／電歪デバイス。

【請求項 16】 セラミック基体の上に、圧電／電歪体と前記圧電／電歪体の側面に形成された少なくとも一対の電極とを有する複数の圧電／電歪素子が立設され、前記セラミック基体と前記圧電／電歪素子とが一体的に形成されるとともに、前記電極が形成された前記圧電／電歪体の側面が未加工焼成面である圧電／電歪デバイスの製造方法であって、

圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意し、前記複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートに孔部を形成し、前記孔部が形成されたセラミックグリーンシートと孔部が形成されていないセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、前記セラミックグリーン積層体を焼成一体化した後に、所定の加工を施す工程を有する低発塵性圧電／電歪デバイスの製造方法。

【請求項 17】 厚肉のセラミック基体の上に、圧電／電歪体と前記圧電／電歪体の側面に形成された少なくとも一対の電極とを有し柱体形状を呈する複数の圧電／電歪素子がマトリクス状に立設され、前記セラミック基体と前記圧電／電歪素子とが一体的に形成された圧電／電歪デバイスであって、

前記圧電／電歪素子の位置精度を保持する位置ずれ抑制手段を有するガイド付マトリクス型圧電／電歪デバイス。

【請求項 18】 前記位置ずれ抑制手段が、前記セラミック基体の上に立設された複数の圧電／電歪素子のうち、少なくとも互いに隣設する圧電／電歪素子の一方を構成する圧電／電歪体の、少なくとも先端部に設けられた凸部材である請求項 17に記載のガイド付マトリクス型圧電／電歪デバイス。

【請求項 19】 前記圧電／電歪素子は、圧電／電歪体の根元部に階段状部材を有する請求項 17又は18に記載のガイド付マトリクス型圧電／電歪デバイス。

【請求項 20】 厚肉のセラミック基体の上に、圧電／電歪体と前記圧電／電歪体の側面に形成された少なくとも一対の電極とを有し柱体形状を呈する複数の圧

電／電歪素子がマトリクス状に立設され、前記セラミック基体と前記圧電／電歪素子とが一体的に形成され、前記複数の圧電／電歪素子のうち少なくとも互いに隣設する圧電／電歪素子の一方を構成する圧電／電歪体の少なくとも先端部に凸部材が設けられた圧電／電歪デバイスの製造方法であって、

圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程 E 1 と、前記複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置に略方形状の一の孔部が形成された枠状のセラミックグリーンシート F a を得る工程 E 2 と、前記複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置に前記セラミックグリーンシート F a の略方形状の孔部より一辺を拡げた一の拡大孔部が形成された枠状のセラミックグリーンシート F b を得る工程 E 3 と、前記セラミックグリーンシート F a を、のちに前記圧電／電歪体を構成するセラミックグリーンシートの片面乃至両面に重ねて積層をして複数のセラミックグリーン積層ユニットを得る工程 E 4 と、前記セラミックグリーンシート F b を最外層として前記セラミックグリーンシート F b と前記セラミックグリーン積層ユニットとを交互に積層をしてセラミックグリーン積層体を得る工程 E 5 と、前記セラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程 E 6 と、前記セラミック積層体を、前記セラミックグリーンシート F b の拡大孔部を形成する前記一辺に沿って又は前記一辺より僅かに拡大孔部側で切断し、前記閉孔の一端を開いた開孔を有するセラミック積層体を得る工程 E 7 と、前記セラミック積層体の開孔を形成する壁部に交差し且つ前記開孔の深さ方向に切込を入れる工程 E 8 と、

を有するガイド付マトリクス型圧電／電歪デバイスの製造方法。

【請求項 2 1】 前記所定数のセラミックグリーンシート F a において一の孔部に連通する複数の副孔部を形成する請求項 2 0 に記載のガイド付マトリクス型圧電／電歪デバイスの製造方法。

【請求項 2 2】 前記副孔部が、セラミックグリーンシート F a の端部とも連通する請求項 2 1 に記載のガイド付マトリクス型圧電／電歪デバイスの製造方法。

【請求項 2 3】 前記セラミック積層体を切断乃至研磨し、前記副孔部をそれぞれ開口させる工程を有する請求項 2 1 に記載のガイド付マトリクス型圧電／電歪

デバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光スイッチや光合分波器、可変光減衰器等の光通信デバイス、ディスプレイ及びプロジェクタ等の画像表示装置、マイクロポンプ、液滴吐出装置、半導体製造装置用の精密ガス流量制御装置等の機械的な駆動装置、あるいは各種センサ等に適用される圧電／電歪デバイスと、その製造方法に関する。

【0002】

【従来の技術】 近年、光学、精密機械、半導体製造等の分野において、サブミクロンのオーダーで光路長や位置を調整する変位制御素子が所望されるようになってきている。これに応え、逆圧電効果や電歪効果等に基づき強誘電体や反強誘電体に電界を加えたときに起こる歪みを利用したアクチュエータやセンサ等の圧電／電歪デバイスの開発が進められている。これら電界誘起歪みを利用する変位制御素子は、従来のサーボモータ、パルスモータ等による電磁方式等に比較して、微小変位制御が容易であり、機械／電気エネルギー変換効率が高く省電力化が図れ、超精密に実装出来て製品の小型軽量化に寄与出来る、等の特徴を有し、応用分野は拡大の一途を辿るものと考えられている。

【0003】 例えば、光スイッチにおいては、入力光の伝達経路の切替を行うアクチュエータとして、圧電／電歪デバイスを用いることが提案されている（特許文献1参照）。光スイッチの一例を図2（a）、図2（b）に示す。図2（a）、図2（b）に示される光スイッチ200は、光伝達部201と光路変更部208とアクチュエータ部211とからなる。詳細には、光伝達部201は、光路変更部208に対向する面の一部に設けられる光反射面101、及び、光反射面101を起点に3方向に向けて設けられる光伝達経路202，204，205を有し、又、光路変更部208は、光伝達部201の光反射面101に移動可能な状態で近接され、透光性の材質からなる光導入部材209、及び、光を全反射する光反射部材210を有し、更には、アクチュエータ部211は、外部信号により変位し、変位を光路変更部208に伝達する機構を有する。

【0004】 光スイッチ200は、図2（a）に示されるように、電圧の印加等の外部信号によりアクチュエータ部211が作動し、アクチュエータ部211の変位により光路変更部208が光伝達部201から離隔され、光伝達部201の光伝達経路202に入力された光221が、屈折率を所定の値に調節してある光伝達部201の光反射面101において透過することなく全反射し、出力側の一の光伝達経路204に伝達される。

【0005】 一方、この状態から、逆に、アクチュエータ部211を非作動状態とすると、図2（b）に示されるように、アクチュエータ部211の変位が元に戻り、光路変更部208の光導入部材209が、光伝達部201に光の波長以下の距離で接触するため、光伝達経路202に入力された光221は、光導入部材209により光伝達部201から光導入部材209に取り出され、光導入部材209の中を透過する。この光導入部材209の中を透過した光221は、光反射部材210まで達するが、この光反射部材210の反射面102で反射されることにより、光伝達部201の光反射面101で反射した光とは異なる出力側の他の光伝達経路205に伝達される。

【0006】 上記したような光スイッチにおいては、スイッチングにかかる損失の低減を図るため、大きな変位量と高い発生力を実現可能なアクチュエータが望まれている。しかしながら、従来知られたユニモルフ型やバイモルフ型の圧電／電歪素子を平面的に複数個配置した圧電／電歪デバイスでは、屈曲モードに基づくため、変位量と発生力とを同時に満足することは困難であった。

【0007】 又、今後、光電変換しない光ネットワークシステムの構築が進むに従い光交換器の回線数が増す一方で、光交換器は、より小型化が求められることから、光交換器の一構成要素として、一定面積あたり、より多くの光スイッチを配置することが要求されている。しかしながら、従来の上記圧電／電歪デバイスは、圧電／電歪体主面を屈曲変位方向に対して概ね垂直に配置する構成をとるため、発生変位量を大きくするためには自ずから素子寸法（幅乃至厚さ）は大きくならざるを得ず、ピッチを小さくして高密度に配置することは困難である。

【0008】 ところで、圧電／電歪素子の高密度な配置に関して、従来、特許文献2に提案がなされている。特許文献2の第1図に表されるアクチュエータは

、インクジェット方式記録装置に最適な圧電アクチュエータであり、圧電横効果に基づいて、駆動機構として機能する柱状の圧電素子が基盤目状に平面配置されるものとして開示されている。そして、その圧電アクチュエータは、インクジェット方式の記録装置における単位面積あたりのインク吐出ノズル数を高めることが出来る効果を有するとされている。

【0009】 しかしながら、開示された圧電アクチュエータは、予め共通電極乃至印加電極が塗布されたグリーンシートの積層をして焼成した後に、柱状の圧電素子を分離独立させるためにダイシングソーを用いて溝を加工したものであることから、少なくとも以下に示す問題を抱えていた。

【0010】 問題の1つは、パーティクルの発生である。特にダイシングソーによる機械加工を施した面において、パーティクルが発生し易いと考えられた。その理由は、セラミック粒子からなる圧電体が、上記加工を受け、その被加工面即ち圧電素子を構成する全表面において、粒内破壊粒子の存在確率乃至クラックの発生確率が高くなることによる。その結果、長期間にわたる圧電素子の反復動作によって粒子が脱粒し易くなる。

【0011】 このような圧電アクチュエータは、上記したような光スイッチのアクチュエータ部に用いると、発生したパーティクルが光伝達部の光反射面等に付着し、予期せぬ部位での反射による伝播損失が生じたり、又、光路変更部とその光反射面との間の隙間に入り込み、光路変更部の接触動作に支障をきたすおそれがある。これらは、光路の切替を不安定にする要因となり得るので好ましいものではない。

【0012】 問題の2つめは、配置密度の限界である。上記圧電アクチュエータは、電極が圧電素子内に予め収容された構造であることから、焼成時の歪みの影響を受け、分離独立された個々の圧電素子の電極－圧電体からなる層構造が不均一になり易く、素子間に特性のバラツキを引き起こすとともに、その焼成歪みを考慮すると、自ずから素子寸法（幅乃至厚さ）は大きくならざるを得ない。故に、従来知られたユニモルフ型やバイモルフ型の圧電／電歪素子を平面的に複数個配置した圧電／電歪デバイスよりは配置密度の限界が高いとしても、ピッチを小さくすることが困難であり、より高い密度で配置することが難しい。

【0013】 特許文献2に開示された圧電アクチュエータの形態例によれば、圧電素子の幅が0.3mm、溝の幅が0.209～0.718mmであり、概ね1mm<sup>2</sup>あたり1つの圧電素子が配置される密度であるが、これは、近時におけるインクジェットプリンタに求められる解像度に対応するには十分に高い配置密度とはいえない。又、この配置密度は、上記した図2(a)、図2(b)に示される態様を一例とする光スイッチにおいても満足出来るものではない。

【0014】 問題の3つめは、変位量の限界である。開示された圧電アクチュエータにおいては、分離独立した圧電素子はダイシングソー加工により形成されるが、その加工上の制約により、溝の深さ即ち圧電素子の高さが高くなると、構造的に真直度のずれを生じ易くなる。そのような圧電素子は、高い密度で配置しようとするすると隣設する圧電素子との間隔が縮まるので相対的に圧電素子の位置精度のずれが大きくなる。故に、高密度に配置するためには圧電素子の高さは必然的に小さく制限せざるを得ない。

【0015】 発生変位量が圧電素子の高さに依存する横効果型素子にとって、その高さに制限があっては、得られる変位量も十分なものにならない。従って、開示された圧電アクチュエータは、従来知られたユニモルフ型やバイモルフ型の圧電／電歪素子を平面的に複数個配置した圧電／電歪デバイスよりは発生変位量が大きいとしても、近時のインクジェット方式記録装置（インクジェットプリンタ）や光スイッチ等のアクチュエータとして、好ましいものではない。

【0016】

【特許文献1】

WO 02/52327 A1（国際公開公報）

【特許文献2】

特許第3058143号公報

【0017】

【発明が解決しようとする課題】 本発明は、上記事情を鑑みてなされたものである。本発明の目的とするところは、パーティクルの発生が抑えられ長期にわたり継続して安定した変位動作を実現する圧電／電歪デバイスと、変位量が大きく且つ高い発生力を有する圧電／電歪デバイスと、高密度に配置可能な圧電／電歪

デバイスと、を提供することにあり、好ましくはこれら能力を2つ以上兼ね備えた圧電／電歪デバイスを提供することにある。又、それらの製造方法を提供することである。

【0018】 そして、その圧電／電歪デバイスを、光スイッチや光合分波器、可変光減衰器等の光通信デバイス、ディスプレイ及びプロジェクタ等の画像表示装置、マイクロポンプ、液滴吐出装置、半導体製造装置用の精密ガス流量制御装置等の機械的な駆動装置、あるいは各種センサ等に適用し、これら適用装置類の小型化、性能向上、及び長期にわたる信頼性向上を図ることにある。研究が重ねられた結果、以下に示す手段により、上記目的が達成可能であることが見出された。

【0019】

【課題を解決するための手段】 先ず、本発明によれば、セラミック基体の上に、圧電／電歪体と、その圧電／電歪体の側面に形成された少なくとも一対の電極と、を有する圧電／電歪素子が立設され、セラミック基体と圧電／電歪素子とが一体的に形成された圧電／電歪デバイスであって、電極が形成された圧電／電歪体の側面が、未加工焼成面である低発塵性圧電／電歪デバイスが提供される。

【0020】 本発明に係る低発塵性圧電／電歪デバイスにおいては、圧電／電歪素子が、セラミック基体の中に形成されたスルーホール乃至ビアホールを介して配線されることが好ましい。より具体的な配線の態様は、セラミック基体における圧電／電歪素子が立設される面とは反対側の面に電極端子が形成され、その電極端子と圧電／電歪素子の電極とが、セラミック基体の中に形成されたスルーホール乃至ビアホールを介して配線される態様である。このような態様によれば、後で行う電源を接続するための配線作業が容易になり、配線作業にかかる問題が生じ難くなって、歩留まりが、より向上する。

【0021】 本明細書にいう未加工焼成面とは、シート成形、プレス成形等の成形手段によって得られた面を、加工せずにそのまま焼成した面を意味し、切断、切込、研磨、研削等の加工で二次的に形成された面を焼成した面とは区別されるとともに、焼成した後に切断、切込、研磨、研削等の加工を行った面とも区別される。本発明により提供される低発塵性圧電／電歪デバイスは、圧電／電歪体

の側面を未加工焼成面として、その側面に少なくとも一対の電極が形成された圧電／電歪デバイスである。

【0022】 本明細書において、圧電／電歪体の電極が形成される又は形成された側面（電極形成面）を圧電／電歪体の主面ともよび、圧電／電歪素子の電極が形成されている側面を圧電／電歪素子の主面ともよび、側面のうち、主面ではない面を、それぞれの従面ともよぶ。又、本明細書において、上（方向）又は下（方向）とは、セラミック基体の面と垂直な方向であって圧電／電歪素子に対しセラミック基体側を下（方向）とする相対的な上（方向）下（方向）を意味し、下（方向）とは重力方向を意味するわけではない。

【0023】 次に、本発明によれば、上記した低発塵性圧電／電歪デバイスであって、上記セラミック基体が厚肉であり、上記圧電／電歪素子が柱体形状を呈し、セラミック基体の上に、複数の圧電／電歪素子がマトリクス状に立設された低発塵性マトリクス型圧電／電歪デバイスが提供される。

【0024】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスにおいては、柱体形状の圧電／電歪素子のアスペクト比が、概ね20～400であることが好ましい。

【0025】 本明細書においてアスペクト比とは、柱体又は薄壁（圧電／電歪素子乃至圧電／電歪体）の高さ／厚さ、若しくは、縦／横、をいい、厚さとは柱体又は薄壁の横断面（短手方向断面）において軸線を通る最短距離をいう。即ち、本発明に係る好ましい低発塵性マトリクス型圧電／電歪デバイスは、厚さと高さとの比が概ね1：20～1：400である。

【0026】 又、本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、柱体形状の圧電／電歪素子の横断面において、その圧電／電歪素子を構成する圧電／電歪体の側面に形成された少なくとも一対の電極の間隔が、1mm以下であることが好ましく、300 $\mu$ m以下であることがより好ましい。電極は少なくとも一対（2つ）形成されるのであるから、一対より多くの電極が形成される場合があるが、このとき、電極の間隔とは、一の電極と、その一の電極に対向して隣設する他の電極と、の間隔を意味する。

【0027】 更に、本発明に係る低発塵性マトリクス型圧電／電歪デバイスで

は、一の圧電／電歪素子とそれに隣設する他の圧電／電歪素子との間隔と、一の圧電／電歪素子の高さと、の比が概ね 1 : 20 ~ 1 : 400 であることが好ましい。

【0028】 尚更には、本発明に係る低発塵性マトリクス型圧電／電歪デバイスでは、柱体形状を呈する圧電／電歪素子の軸線の真直度が概ね  $30\ \mu\text{m}$  以下であることが好ましい。

【0029】 本明細書にいう真直度及び軸線は、日本工業規格 B0621 「幾何偏差の定義及び表示」に示されている。真直度とは直線形体の幾何学的に正しい直線からの狂いの大きさをいう。又、軸線とは、直線形体のうち円筒又は直方体であるように指定した対象物の各横断面における断面輪郭線の中心を結ぶ線をいう。本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、圧電／電歪素子（圧電／電歪体）が柱体形状であり、多くは細長の直方体を呈し、軸線の真直度が極小さい。このことは、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの圧電／電歪素子（圧電／電歪体）が、アスペクト比が大きい場合でも反りや曲がり等の変形がない幾何学的に正しい直方体に極近い形状であることを意味する。

【0030】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子の位置精度を保持する位置ずれ抑制手段を有することが好ましい。例えば、振動や機械的衝撃等の予期しない外乱が加えられた場合にも、圧電／電歪素子の位置ずれを所定の範囲内に抑制することにより、圧電／電歪素子を意図する方向に駆動させ易く作用点のずれが生じ難くなるからである。使用する材料や製造過程（分極処理含む）のバラツキに起因する残留応力等により、製造された圧電／電歪素子の真直度が低下したり、圧電／電歪素子の駆動動作中に於いて生じる歪みの不均一さに起因して圧電／電歪体の変位方向がずれた場合にも、圧電／電歪素子の位置精度を保持する位置ずれ抑制手段を有する圧電／電歪デバイスは、これを抑制することが出来る。

【0031】 位置ずれ抑制手段は限定されないが、例えば、好ましい手段として、セラミック基体の上に立設された複数の圧電／電歪素子のうち少なくとも互いに隣設する圧電／電歪素子の一方における圧電／電歪体の少なくとも先端部に

設けられた凸部材を挙げる事が出来る。

【0032】 その凸部材は圧電／電歪体とは別体の部材で圧電／電歪体に接合されていてもよいが、凸部材は圧電／電歪体に対し一体化された同種の材質であることが好ましい。この場合、圧電／電歪体がその一部に凸部を有することに等しい態様となる。何れにしても、後付された別置の部品を付加する等の手段で位置ずれ抑制を行う場合に比較して、デバイス構造及び製造工程が、より簡素になる。

【0033】 別置の部品を付加する場合には、それに伴う固定や調整作業が生じ、又、異種材料を部品を使用した場合には熱膨張率の違いによる応力発生や破損の可能性がある。上記位置ずれ抑制手段によれば、一の圧電／電歪素子は、隣設する他の圧電／電歪素子によって決まる相対的な位置に導かれ、セラミック基体の上に立設される複数の圧電／電歪素子が、少なくとも先端部において、高いピッチ精度で整列配置される。

【0034】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子は、圧電／電歪体の根元部に階段状部材を有することが好ましい。圧電／電歪素子とセラミック基体とのエッジ部分（2面（素子面と基体面）の接線部分）への応力集中を緩和し、圧電／電歪素子の機械的強度を向上させられるからである。

【0035】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、限定されるものではないが、圧電／電歪素子が、2層以上の圧電／電歪体と、その2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有することが好ましい。2層以上の圧電／電歪体の両外面とは、2層以上の圧電／電歪体の露わになっている側面（主面）を指す。又、2層以上の圧電／電歪体の間に形成された電極とは、一の電極が2層の圧電／電歪体の側面に挟まれて形成されており、そのような電極が少なくとも1以上備わることを表す。即ち、何れの電極も、圧電／電歪体としての側面に形成されている。このことは、本発明に係る低発塵性セル駆動型圧電／電歪デバイスでも同様である。

【0036】 次に、本発明によれば、上記した低発塵性圧電／電歪デバイスであって、上記圧電／電歪素子が薄壁形状を呈し、上記セラミック基体の上に、2

以上の圧電／電歪素子が櫛歯状に立設されるとともに、セラミック基体と、一の圧電／電歪素子と、一の圧電／電歪素子に隣設する他の圧電／電歪素子と、一の圧電／電歪素子及び他の圧電／電歪素子を接続する蓋部と、により形成されたセルを有する低発塵性セル駆動型圧電／電歪デバイスが提供される。

【0037】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスにおいては、薄壁形状の圧電／電歪素子のアスペクト比が、概ね2～40であることが好ましい。又、セルが複数備わり、その各々が、隣設するセルと独立して形成されている上記低発塵性セル駆動型圧電／電歪デバイスであって、一のセルとそれに隣設する他のセルとの間隔と、圧電／電歪素子の高さとの比が、概ね1：2～1：100であることが好ましい。

【0038】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスにおいては、限定されるものではないが、圧電／電歪素子が、2層以上の圧電／電歪体と、その2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有することが好ましい。

【0039】 次に、本発明によれば、低発塵性圧電／電歪デバイスの製造方法が提供される。本発明に係る低発塵性圧電／電歪デバイスの製造方法は、セラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一対の電極とを有する複数の圧電／電歪素子が立設され、セラミック基体と圧電／電歪素子とが一体的に形成されるとともに、電極が形成された圧電／電歪体の側面が未加工焼成面である圧電／電歪デバイスの製造方法であって、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意し、その複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートに孔部を形成し、孔部が形成されたセラミックグリーンシートと孔部が形成されていないセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す工程を有するところに特徴を有する製造方法である。尚、本明細書においてセラミックグリーンシートを単にシートともいう。

【0040】 次に、本発明によれば、厚肉のセラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一対の電極とを有し柱体

形状を呈する複数の圧電／電歪素子がマトリクス状に立設され、セラミック基体と圧電／電歪素子とが一体的に形成された圧電／電歪デバイスであって、圧電／電歪素子の位置精度を保持する位置ずれ抑制手段を有するガイド付マトリクス型圧電／電歪デバイスが提供される。

【0041】 本発明に係るガイド付マトリクス型圧電／電歪デバイスにおいては、位置ずれ抑制手段は限定されないが、例えば、セラミック基体の上に立設された複数の圧電／電歪素子のうち少なくとも互いに隣設する圧電／電歪素子の一方における圧電／電歪体の少なくとも先端部に設けられた凸部材であることが好ましい。又、本発明に係るガイド付マトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子は、圧電／電歪体の根元部に階段状部材を有することが好ましい。

【0042】 次に、本発明によれば、ガイド付マトリクス型圧電／電歪デバイスの製造方法が提供される。本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法は、厚肉のセラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一対の電極とを有し柱体形状を呈する複数の圧電／電歪素子がマトリクス状に立設され、セラミック基体と圧電／電歪素子とが一体的に形成され、複数の圧電／電歪素子のうち少なくとも互いに隣設する圧電／電歪素子の一方を構成する圧電／電歪体の少なくとも先端部に凸部材が設けられた圧電／電歪デバイスの製造方法であって、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程E1と、上記複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置に概ね方形状の一の孔部が形成された枠状のセラミックグリーンシートF aを得る工程E2と、上記複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置にセラミックグリーンシートF aの概ね方形状の孔部より一辺を拡大した一の拡大孔部が形成された枠状のセラミックグリーンシートF bを得る工程E3と、セラミックグリーンシートF aを、のちに圧電／電歪体を構成するセラミックグリーンシートの片面乃至両面に重ねて積層をして複数のセラミックグリーン積層ユニットを得る工程E4と、セラミックグリーンシートF bを最外層としてセラミックグリーンシートF bとセラミックグリーン積層ユニットとを交

互に積層をしてセラミックグリーン積層体を得る工程 E 5 と、そのセラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程 E 6 と、セラミック積層体を、セラミックグリーンシート F b の拡大孔部を形成する上記一辺に沿って又は上記一辺より僅かに拡大孔部側で切断し、閉孔の一端を開いた開孔を有するセラミック積層体を得る工程 E 7 と、セラミック積層体の開孔を形成する壁部に交差し且つ開孔の深さ方向に切込を入れる工程 E 8 と、を有することを特徴とする。

【0043】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法においては、所定数のセラミックグリーンシート F a において一の孔部に連通する複数の副孔部を形成することが好ましい。副孔部が、のちに内壁に導電体が形成されたスルーホールを構成する態様をとることが出来、配線が容易になるからである。

【0044】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法において、副孔部を設ける場合には、セラミック積層体を得た後に、そのセラミック積層体を切断乃至研磨して、その副孔部をそれぞれ開口させる工程を有することが好ましい。又は、副孔部がセラミックグリーンシート F a の端部とも連通していることが好ましい。この場合には、後でセラミック積層体を切断乃至研磨する工程は不要である。

【0045】 本発明に係るガイド付マトリクス型圧電／電歪デバイスにおける圧電／電歪素子の位置精度を保持する位置ずれ抑制手段や圧電／電歪体の根元部に設けられる階段状部材は、既に説明した低発塵性マトリクス型圧電／電歪デバイスに組み合わされる位置ずれ抑制手段や階段状部材と同様の効果を発現する。即ち、位置ずれ抑制手段や階段状部材は、低発塵性マトリクス型圧電／電歪デバイスに組み合わされることが望ましいが、必ずしも低発塵性マトリクス型圧電／電歪デバイスのみに限定されるものではなく、単に、圧電／電歪素子の位置精度を保持する位置ずれ抑制手段等を有する圧電／電歪デバイスとしても実現し得るのである。

【0046】 本明細書において、位置ずれ抑制手段の位置とは、セラミック基体における圧電／電歪素子の配置の位置（圧電／電歪体の根元部の位置、即ち固

定された部分)を指すのではなく、立設された圧電／電歪素子のセラミック基体との接合部からみた圧電／電歪素子の頂部、先端部、あるいは中間部分等、即ち圧電／電歪素子の固定されていない部分の位置を指す。位置ずれ抑制手段とは、この位置のずれを抑制する手段をいい、この手段によって圧電／電歪素子の位置変動が一定範囲内に限定され、圧電／電歪素子の位置精度が保持される。

【0047】 又、本明細書において、副孔部とは、のちに（圧電／電歪デバイス完成時に）圧電／電歪素子間の空間を構成する主な孔部に対比させて表記したものである。主な孔部とは、例えばガイド付マトリクス型圧電／電歪デバイスの製造方法における概ね方形状の孔部をいう。副孔部は、のちにスルーホールを構成する点において本明細書で説明する全ての製造方法で共通するが、当然ながらそれぞれの製造方法における副孔部が同一の態様を示すことを意味するものでなく、副孔部の態様はそれぞれ設計によって決定することが出来る。

【0048】 更に、本明細書において、所定と記す場合には（所定数、所定の位置、所定間隔、所定部分、等）、その条件（数、位置、間隔、部分、等）が予め定められていればよく、その定められた条件により本発明が特定されるものではなく、その定められる条件は、圧電／電歪デバイスの設計に基づき決定され、且つ、対象毎に決定することが出来る（例えば一の「所定数」と他の「所定数」では、その数は同じでも異なってもよい）。

【0049】

【発明の実施の形態】 以下に、本発明の圧電／電歪デバイス及びその製造方法について、適宜、図面を参酌しながら、実施の形態を具体的に説明するが、本発明は、これらに限定されて解釈されるものではなく、本発明の範囲を逸脱しない限りにおいて、当業者の知識に基づいて、種々の変更、修正、改良を加え得るのである。例えば、図面は、好適な本発明の実施の形態を表すものであるが、本発明は図に示される情報（形状、配置、大きさその他）により制限されない。本発明の圧電／電歪デバイス（例えば低発塵性圧電／電歪デバイス）の製造方法は、本発明の圧電／電歪デバイスを作製するに好適な手段であるが、本発明の圧電／電歪デバイスは、本発明の圧電／電歪デバイスの製造方法によって得られるものに限定されるわけではない。

**【0050】** (1) 低発塵性圧電／電歪デバイス

**【0051】** 先ず、本発明に係る低発塵性圧電／電歪デバイスについて説明する。本発明が提供する低発塵性圧電／電歪デバイスは、セラミック基体の上に、圧電／電歪体と、その圧電／電歪体の側面に形成された少なくとも一対の電極と、を有する圧電／電歪素子が立設され、セラミック基体と圧電／電歪素子とが一体的に形成された圧電／電歪デバイスであり、電極が形成された圧電／電歪体の側面が未加工焼成面であるところに特徴を有するデバイスである。

**【0052】** 本発明が提供する低発塵性圧電／電歪デバイスは、主に、圧電／電歪素子の形状、及び、セラミック基体の上における圧電／電歪素子の立設の態様、の違いによって、以下に説明する低発塵性マトリクス型圧電／電歪デバイスと低発塵性セル駆動型圧電／電歪デバイスという2つのタイプの圧電／電歪デバイスにより、具体的に例示される。

**【0053】** (1-1) 低発塵性マトリクス型圧電／電歪デバイス

**【0054】** 以下、本発明に係る低発塵性マトリクス型圧電／電歪デバイスについて説明する。図1(a)は、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形態を示す斜視図であり、図1(b)は、図1(a)におけるJ視側面図である。図示される低発塵性マトリクス型圧電／電歪デバイス1は、セラミック基体2上に、圧電／電歪体4と一対の電極18, 19とからなる複数の圧電／電歪素子31が形成されてなり、圧電／電歪体4がセラミック基体2上で変位を起こすことにより圧電／電歪素子31が駆動する圧電／電歪デバイスである。低発塵性マトリクス型圧電／電歪デバイス1は、以下に示す本発明に係る低発塵性圧電／電歪デバイスに共通する必須の特徴及び本発明に係る低発塵性マトリクス型圧電／電歪デバイスとしての好ましい特徴を備えている。

**【0055】** 1-1-a) 圧電／電歪体の未加工焼成面に電極形成

**【0056】** 低発塵性マトリクス型圧電／電歪デバイス1は、後述する製造方法例に従い、駆動部たる圧電／電歪素子31を構成する圧電／電歪体4の主面に対し何ら加工を施すことなく、作製され、圧電／電歪体4の主面が、未加工焼成面で構成されているところに本発明に係る低発塵性圧電／電歪デバイスに共通する必須の特徴を発現している。その結果、圧電／電歪素子31の圧電／電歪体主

面には、粒子内部で破壊を受けた結晶粒子が存在せず、その破壊に付随して生じるマイクロクラック等の欠陥も、殆ど内在しない。従って、主面表面は一様な状態を呈し面相が均質であり、表面状態の差違分布がほぼ存在しない。更に、その主面は加工が施されていないことから、機械加工を施された面のように切り粉や砥粒の残留は生じ得ない。

【0057】 主面に関し、これら切り粉、残留砥粒、及び離脱、剥離した結晶粒子の発生、が抑えられる結果、圧電／電歪デバイスとしてのパーティクル発生が長期にわたり抑制される。例えば、図2（a）、図2（b）に示される光スイッチのアクチュエータ部に用いたときに、パーティクルが光反射板面や光導入部材を汚染することがなく、光の反射／透過動作を正確に確実に反復し得て、光スイッチの役割たる光の経路の切替動作を継続して安定して実現し、高い信頼性を発揮する。

【0058】 更に、その下地が未加工焼成面である効果により、圧電／電歪素子の駆動によっても、主面上に形成される電極は長期にわたって安定した密着状態を維持出来る。

【0059】 加えて、電極形成面に粒内破壊粒子がないことから、信号電圧を印加した際に発生する歪みが結晶粒子全体から得られるとともに歪みの伝達ロスが少なく、上記良好な電極密着性と相まって、圧電／電歪素子31を構成する圧電／電歪体4の発生変位、発生力、及び発生電荷とも大きな値を得ることが出来る。又、圧電／電歪体4の主面の面相が均質であることから応力分布が極めて小さく、後述する高アスペクト比な構造であっても、圧電／電歪素子31の変形が小さく、寸法の精度は勿論、ピッチ精度も維持し易い。

【0060】 1-1-b) 高アスペクト比な圧電／電歪素子

【0061】 一般に、圧電／電歪デバイスを構成する各圧電／電歪素子は圧電／電歪体が、

【0062】

【数 1】

$$X_B = \frac{L}{T} \times d_{31} \times V$$

【0063】 で表される数式に従う変位を発生し、一方、

【0064】

【数 2】

$$F_B = W \times \frac{d_{31}}{S_{11}^E} \times V$$

【0065】 で表される数式に従う応力  $F_B$  を発生する。つまり、変位量と発生力とは、別個に設計が可能なのである。ここで、 $T$  は圧電／電歪体の厚さ、 $L$  はその高さ、 $W$  は幅であり、

【0066】

【数 3】

$$S_{11}^E$$

【0067】 は弾性コンプライアンスである。従って、これらの数式からわかるように、形状として、圧電／電歪体の厚さ  $T$  を薄く、そして高さ  $L$  を高くすることが、変位量と発生力を両立する上で有利であるが、従来、そのようなアスペクト比 ( $L/T$ ) の大きい板状体の取扱いは非常に困難で、且つ、精度よく並べることは不可能であった。ところで、数 1、数 2 式中の圧電定数  $d_{31}$  (横効果) は一般的に負の値であり、圧電／電歪体の分極方向に電圧を加えると、圧電／電歪体は高さ  $L$  が小さくなる方向、即ち圧電／電歪素子が縮む方向、に変位する。従って、圧電／電歪体を高さ  $L$  が大きくなる方向、即ち圧電／電歪素子を伸びる方向、に変位させる場合には、予め分極方向にバイアス電界を加えて圧電／電歪体を縮ませておいた上で、圧電／電歪体にかかる電界強度を小さくして、圧電／電歪素子を伸びる方向に駆動させることが望ましい。

【0068】 低発塵性マトリクス型圧電／電歪デバイス1は、後述する製造方法によって、圧電／電歪素子31とセラミック基体2とが一体的に形成され、圧電／電歪素子31を構成する圧電／電歪体4を、より高アスペクト比にすることが可能であって、アスペクト比が20～400で構成されるところに本発明に係る低発塵性マトリクス型圧電／電歪デバイスの好ましい特徴を発現している（図1（a）、図1（b）では高さ方向を省略して描いている）。従って、低発塵性マトリクス型圧電／電歪デバイス1は、高い圧電性能が発現出来、より低電圧で大きな変位量と高い発生力が得られ、低応力で大きな電荷を得ることが可能である。

【0069】 1-1-c) 軸線の真直度に優れた圧電／電歪体

【0070】 低発塵性マトリクス型圧電／電歪デバイス1は、圧電／電歪素子31を構成する圧電／電歪体4の軸線の真直度が、概ね30 $\mu$ m以下となるように成形されているところに、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの好ましい特徴を発現している。即ち、細長の直方体を呈する圧電／電歪体4は変形のない幾何学的に正しい直方体に極近い形状である。従って、変位量や発生力を、意図する量で意図する方向に作用させることが容易であり、圧電／電歪素子31の特性を効率よく利用出来るという利点を有する。又、駆動時において作用点のずれが生じ難い。

【0071】 更には、軸線の真直度が優れていることから、一の圧電／電歪素子31とそれに隣設する他の圧電／電歪素子31との間隔が、セラミック基体2との接合部近傍、圧電／電歪素子31自体の頂部近傍（即ち、多くの場合作用点近傍）、あるいは、その中間部分において、概ね一定に保たれ、上記した高アスペクト比な態様であっても、例えば接触して、互いに駆動動作を妨げ合うことがない。従って、より高密度に配置することが可能である。その上、高アスペクト比な態様であっても、例えばアクチュエータとして対象を押す、叩く等の作用から受ける反作用に対して高い耐性を示し、折れ、割れ等の破損が生じ難い。

【0072】 1-1-d) 高密度で配置可能な圧電／電歪素子

【0073】 図1（a）に示される低発塵性マトリクス型圧電／電歪デバイス1は、複数の圧電／電歪素子31が、厚肉で実質中実な1つのセラミック基体2

上に、二次元マトリクス状に、互いに独立して、それぞれセラミック基体 2 と一体化して整列配置されている。複数の圧電／電歪素子 3 1 を個々に取り扱いセラミック基体 2 上に並べて形成されたものではなく、圧電／電歪素子 3 1 を構成する圧電／電歪体 4 の変位発現の基点となる部位に、接着剤等が介在しない構造なので、初期的な圧電／電歪素子 3 1 の寸法、ピッチ等の精度が高いことは勿論のこと、介在物の劣化という現象が生じ得ないので、長期間にわたって、高い寸法精度、圧電／電歪素子特性が維持出来る。

【0074】 加えて、低発塵性マトリクス型圧電／電歪デバイス 1 は、圧電／電歪素子 3 1 を構成する圧電／電歪体 4 の厚さ  $T$  が  $300\ \mu\text{m}$  以下であり薄く形成されている。更には、圧電／電歪体 4 の側面（表面）に膜状の電極 1 8, 1 9 を形成した構造を有しており、その一対の電極 1 8 と 1 9 の間隔も  $300\ \mu\text{m}$  以下である。

【0075】 従って、低発塵性マトリクス型圧電／電歪デバイス 1 は、ピッチとして  $1\text{mm}$  は勿論のこと  $0.5\text{mm}$  以下でも、セラミック基体 2 上に圧電／電歪素子 3 1 を二次元配置することが可能である。大きな変位量と高い発生力を発現する高アスペクト比な圧電／電歪体 4 からなる圧電／電歪素子 3 1 を、従来になく高い密度で配置し得るという本発明に係る低発塵性マトリクス型圧電／電歪デバイスの好ましい特徴を兼ね備えている。

【0076】 尚、低発塵性マトリクス型圧電／電歪デバイス 1 では、圧電／電歪素子が 1 層の圧電／電歪体で構成されているが、本発明に係る低発塵性マトリクス型圧電／電歪デバイスでは、高い発生力及び機械的強度を要求される用途においては、圧電／電歪素子を 2 層以上の圧電／電歪体で構成することが好ましい。その場合、圧電／電歪体の 1 層あたりの厚さは  $300\ \mu\text{m}$  以下、即ち、一対の電極の間隔が、 $300\ \mu\text{m}$  以下であることが好ましい。

【0077】 先に記したように、従来の特許文献 2 に開示された圧電アクチュエータの形態例は、近時におけるインクジェットプリンタに求められる解像度に対応するには十分な配置密度とはいいい難く、又、図 2 (a)、図 2 (b) に示される態様を一例とする光スイッチにおいても満足出来る配置密度ではない。しかしながら、低発塵性マトリクス型圧電／電歪デバイス 1 は、上記の如く各圧電／

電歪素子を独立して高い密度で配置し得て、適用装置類の小型化に寄与することが出来る。

【0078】 又、低発塵性マトリクス型圧電／電歪デバイス1は、圧電／電歪素子31が高アスペクト比なものであっても高密度に配置することが出来る。具体的には、一の圧電／電歪素子31とそれに隣設する他の圧電／電歪素子31との間隔と、一の圧電／電歪素子31の高さと、の比が概ね1：20～1：400になるような配置密度である。

【0079】 既に述べたように、圧電／電歪体4の主面が未加工焼成面でありその面相が均質であることから応力分布が小さく、及び、圧電／電歪素子31がセラミック基体2と一体化している構造であることから経時的な劣化を生じ難いことにより、圧電／電歪素子31（圧電／電歪体4）の寸法精度、及び、互いに隣設する2つの圧電／電歪素子31間のピッチ精度が、長期間にわたって維持される。又、圧電／電歪素子31の軸線の真直度が優れていること、即ち圧電／電歪体4が変形のない幾何学的に正しい直方体に極近い形状であることにより、複数の圧電／電歪素子31（圧電／電歪体4）の各々がセラミック基体2に対して同じ方向を向いて（例えばセラミック基体2に対し全てが垂直に）形成され得る。従って、高アスペクト比な圧電／電歪素子31を高密度に配置しても、圧電／電歪素子31（圧電／電歪体4）どうしが接触したり、本来の作用点ではない（例えば隣設する圧電／電歪素子31の）作用点に対し作用して誤作動を起こすおそれがない。

【0080】 圧電／電歪素子31を高い密度で配置し得る低発塵性マトリクス型圧電／電歪デバイス1は、今後開発される光交換器用の光スイッチやインクジェットプリンタ用のプリントヘッド、等に用いられるアクチュエータとして好適である。

【0081】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子のマトリクス状の配列は、低発塵性マトリクス型圧電／電歪デバイス1の如く、それぞれ直交した配列に限らず、その交差角は30°であっても、45°であってもよく、目的、用途によって決定される。又、セラミック基体における厚肉とは、セラミック基体をダイヤフラムとして機能させるもので

はないという意味で用いており、セラミック基体の厚さは、その上に形成される圧電／電歪素子が発生した応力を受けても変形しない程度であればよい。

【0082】 又、特に限定されるものではないが、圧電／電歪素子のマトリクス状の配列は、例えば、 $16 \times 16$ （256素子）や $32 \times 32$ （1024素子）等の $2^M \times 2^N$ （M、Nはそれぞれ0以上の整数）で表される構成であることが望ましい。大規模のマトリクス型圧電／電歪デバイスを構成しようとする場合には、全体を一体的に作製してもよいが、例えば、 $32 \times 32$ 素子の圧電／電歪デバイスを作製するのに、 $16 \times 16$ 素子の一体化された圧電／電歪デバイスを4個組み合せて構成する等、本発明に係る低発塵性マトリクス型圧電／電歪デバイスを基本ユニットとして、それらを複数組み合せた態様も好ましい。

【0083】 1-1-e) その他

【0084】 以上、低発塵性マトリクス型圧電／電歪デバイス1を例示して、本発明に係る低発塵性圧電／電歪デバイスにおける必須の特徴及び本発明に係る低発塵性マトリクス型圧電／電歪デバイスとしての好ましい特徴を説明した。その他に、本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、低発塵性マトリクス型圧電／電歪デバイス1で示されるように（図1（a）参照）、セラミック基体2を挟んで圧電／電歪素子31が配置される面とは反対側の面に、電極端子20、21が形成されていて、電極18と電極端子20、及び、電極19と電極端子21とが、セラミック基体2の内部を貫通し、導電体（導電性材料）が内壁に形成されたスルーホール128により配線される態様をとることが好ましい。このように駆動部である圧電／電歪素子31とは反対側に電極端子20、21を形成しておくことによって、後で電界をかけるための電源接続作業が容易となり、製造工程に起因する歩留まり低下を防止することが出来る。

【0085】 又、本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、後述する本発明に係るガイド付マトリクス型圧電／電歪デバイスの特徴を備えることが可能であり、そのような態様も好ましい。

【0086】 更に、図1（a）に示される低発塵性マトリクス型圧電／電歪デバイス1や、後述する製造方法にかかる図（図3（g）その他）に表される低発塵性マトリクス型圧電／電歪デバイスでは、電極が圧電／電歪素子（圧電／電歪

体)の側面(主面)全体に形成されているが、本発明に係る低発塵性マトリクス型圧電／電歪デバイスにおいては、圧電／電歪素子の素子の例えば先端部近傍には電極が形成されていないような態様も好ましい。この場合、電極が形成されていない部分は、変位には寄与しない。

【0087】 (1-2) 低発塵性セル駆動型圧電／電歪デバイス

【0088】 次に、本発明に係る低発塵性セル駆動型圧電／電歪デバイスについて説明する。図16、図17は、本発明に係る低発塵性セル駆動型圧電／電歪デバイスの一実施形態を示す図であり、図16は斜視図、図17は断面図である。

【0089】 図示される低発塵性セル駆動型圧電／電歪デバイス150は、圧電／電歪体164と一对の電極18、19とからなる複数の圧電／電歪素子36がセラミック基体2と一体的に形成され、圧電／電歪体164がセラミック基体2の上で変位を起こすことにより圧電／電歪素子36が駆動する圧電／電歪デバイスである。その圧電／電歪素子36は薄壁形状を呈し、セラミック基体2の上に櫛歯状に立設されていて、セラミック基体2と、一の圧電／電歪素子36及びその一の圧電／電歪素子36に隣設する他の圧電／電歪素子36、即ち、互いに隣設する2つの圧電／電歪素子36と、その2つの圧電／電歪素子36を接続する蓋部167と、によりセル163が形成されている。

【0090】 例えば、この低発塵性セル駆動型圧電／電歪デバイス150のセル163の開口部(セル163を形成する櫛歯状に立設された圧電／電歪素子36の先端側の開口部)を板状体等で閉じ、密閉されたセル163の一部に液体の供給孔及び吐出孔等を形成することにより、セル163を加圧室とする液体吐出デバイスを得ることが出来る。尚、低発塵性セル駆動型圧電／電歪デバイス150では、説明上、理解容易なように、セル163が開いて現され、後で板状体等で閉じるとしているが、本発明に係る低発塵性セル駆動型圧電／電歪デバイスでは、最初から密閉されたセルであってよい。ここで最初からとは、少なくとも、セラミック基体と、一の圧電／電歪素子及びその一の圧電／電歪素子に隣設する他の圧電／電歪素子とが、一体的にセルを形成したときから、を意味し、板状体等を後付けしなくても密閉されたセルを有する低発塵性セル駆動型圧電／電歪デ

バイスを作製することは可能である。密閉されたセルは、その2つの圧電／電歪素子を接続する蓋部も加えて一体的に形成されることが好ましい。

【0091】 得られた液体吐出デバイスでは、圧電／電歪素子36を、例えば上下方向に伸縮させることによって、加圧室たるセル163の体積を変化させ、セル163に充填された液体を吐出させることが出来る。このような液体吐出デバイスは、例えば、インクジェットプリンタのヘッドや、バイオテクノロジー分野における微量液体の混合・反応操作や遺伝子構造の解析に必要なDNAチップの製造や、半導体製造用のコーティング工程において用いられる微小液滴吐出装置への適用が可能である。低発塵性セル駆動型圧電／電歪デバイス150は、以下に示す本発明に係る低発塵性圧電／電歪デバイスに共通する必須の特徴及び本発明に係る低発塵性セル駆動型圧電／電歪デバイスとしての好ましい特徴を備えている。

【0092】 1-2-a) 圧電／電歪体の未加工焼成面に電極形成

【0093】 既に説明した低発塵性マトリクス型圧電／電歪デバイス1と同様に、後述する製造方法例に従い、圧電／電歪素子36を構成する圧電／電歪体164の主面に対し何ら加工を施すことなく、低発塵性セル駆動型圧電／電歪デバイス150は作製される。換言すれば、低発塵性セル駆動型圧電／電歪デバイス150は、圧電／電歪体164の主面が未加工焼成面で構成されているところに本発明に係る低発塵性圧電／電歪デバイスの必須の特徴を発現している。

【0094】 その結果、圧電／電歪素子36の圧電／電歪体164の主面には、粒子内部で破壊を受けた結晶粒子が存在せず、その破壊に付随して生じるマイクロクラック等の欠陥も、殆ど内在しない。従って、主面表面は一様な状態を呈し面相が均質であり、表面状態の差違分布がほぼ存在しない。更に、その主面は加工が施されていないことから、機械加工を施された面のように切り粉や砥粒の残留は生じ得ない。主面に関して、切り粉、残留砥粒、及び離脱、剥離した結晶粒子の発生が抑えられる結果、圧電／電歪デバイスとしてのパーティクル発生は長期にわたり抑制される。

【0095】 例えば、低発塵性セル駆動型圧電／電歪デバイス150により上記液体吐出デバイスを構成し、インクジェットプリンタのヘッドとして適用した

ときに、セル 163 に充填されたインク等の液体中にパーティクルが混入し、当該液体を汚染することがない。このような液体吐出デバイスは、目詰まり等のトラブルを防止し高い信頼性を発揮するとともに、インクジェットプリンタの印刷の品質の向上及び長期安定に寄与する。

【0096】 1-2-b) その他

【0097】 電極 18, 19 を形成する圧電／電歪体 164 の主面が未加工焼成面で構成されていることによる効果として、電極の密着状態の長期安定化、歪みの伝達ロス低減、応力分布が極小等を有し、これらは既に述べた低発塵性マトリクス型圧電／電歪デバイス 1 に準じる。

【0098】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスでは、既に表示した用途、例えばインクジェットプリンタのヘッドや微小液滴吐出装置等に用いられる場合には、圧電／電歪素子のアスペクト比が、概ね 2 ～ 40 であることが好ましいが、低発塵性セル駆動型圧電／電歪デバイス 150 は、低発塵性マトリクス型圧電／電歪デバイス 1 に準じて、圧電／電歪素子 36 を、より高アスペクト比な態様にすることが可能であるため、セル 163 を形成する圧電／電歪素子 36 (圧電／電歪体 164) を、この範囲のアスペクト比にすることは容易である。

【0099】 低発塵性セル駆動型圧電／電歪デバイス 150 は、図 16、図 17 に示されるように、互いに隣設する 2 つのセル 163 が、各々独立して形成されたものであるが、本発明に係る低発塵性セル駆動型圧電／電歪デバイスは、図 18 に示される低発塵性セル駆動型圧電／電歪デバイス 170 の如く、セルが独立して形成されていない態様であってもよい。低発塵性セル駆動型圧電／電歪デバイス 170 は、セラミック基体 2 と、電極 18, 19 が形成された圧電／電歪体 174 を有する複数の圧電／電歪素子 37 と、複数の圧電／電歪素子 37 をセラミック基体 2 とは反対側で接続する蓋部 177 とにより形成され、互いに隣設する 2 つのセル 173 が、一の圧電／電歪素子 37 を共有しており、独立して形成されていない。

【0100】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスにおいては、例えば上記インクジェットプリンタのヘッド等の用途では、一のセルとそれに

隣設する他のセルとの間隔と、セルを形成する圧電／電歪素子の高さとの比として配置密度を表したとき、これが概ね 1 : 2 ~ 1 : 100 であることが適切である。低発塵性セル駆動型圧電／電歪デバイス 150 は、既に説明した低発塵性マトリクス型圧電／電歪デバイス 1 に準じて、セル 163 を形成する圧電／電歪素子 36 を、より高密度に配置することが可能であるため、この範囲の配置密度で、互いに隣設する 2 つのセル 163 を各々独立させて形成することは容易である。

【0101】 低発塵性セル駆動型圧電／電歪デバイス 150 では、圧電／電歪素子が 1 層の圧電／電歪体で構成されているが、本発明に係る低発塵性セル駆動型圧電／電歪デバイスにおいては、高い発生力及び機械的強度を要求される用途では、圧電／電歪素子を 2 層以上の圧電／電歪体から構成することが好ましく、圧電／電歪体 1 層あたりの厚さは 300  $\mu\text{m}$  以下、即ち、一对の電極間隔が 300  $\mu\text{m}$  以下であることが好ましい。

【0102】 (2) 低発塵性圧電／電歪デバイスの製造方法

【0103】 次に、本発明に係る低発塵性圧電／電歪デバイスの製造方法について説明する。本発明が提供する低発塵性圧電／電歪デバイスの製造方法は、セラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一对の電極とを有する複数の圧電／電歪素子が立設され、セラミック基体と圧電／電歪素子とが一体的に形成されるとともに、電極が形成された圧電／電歪体の側面が未加工焼成面である圧電／電歪デバイスの製造方法であり、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意し、その複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートに孔部を形成し、孔部が形成されたセラミックグリーンシートと孔部が形成されていないセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す工程を有するところに特徴を有する製造方法である。

【0104】 積層をしたセラミックグリーンシートのうち、孔部が形成されていないセラミックグリーンシートが、その表面を未加工焼成面に保ったまま、のちに圧電／電歪素子を構成する圧電／電歪体となり、孔部が形成されたセラミッ

クグリーンシートの当該孔部が、のちに複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における電極が形成された圧電／電歪体の側面（主面）間の空間を構成する。

【0105】 本発明に係る低発塵性圧電／電歪デバイスの製造方法は、グリーンシート積層法による製造方法であり、セラミックグリーンシートの積層の方向に特徴があり、のちに圧電／電歪体を構成するセラミックグリーンシートが、その表面を未加工焼成面に保ったまま圧電／電歪体を構成出来るように、セラミックグリーンシートの積層をする製造方法である。従って、次に示すように、製造対象である低発塵性圧電／電歪デバイスの圧電／電歪素子の立設態様にかかる方向との関係でセラミックグリーンシートの積層の方向を表現することが出来る。

【0106】 即ち、本発明に係る低発塵性圧電／電歪デバイスの製造方法は、換言すれば、圧電／電歪材料を主成分とする複数のセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す工程を有し、上記複数のセラミックグリーンシートが、少なくとも、のちに上記圧電／電歪体を構成するセラミックグリーンシートと、のちに上記複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における上記電極が形成された圧電／電歪体の側面（主面）間の空間を構成する孔部を設けたセラミックグリーンシートと、を含み、上記複数のセラミックグリーンシートの積層の方向が、のちに得られる上記複数の圧電／電歪素子の並び方向であって一の圧電／電歪素子から電極が形成された圧電／電歪体の側面（主面）が互いに対向して隣設する他の圧電／電歪素子へ向けた方向と、同じである製造方法、と表現することが出来る。この表現における複数のセラミックグリーンシートの積層の方向とは、積層をされるシートの側から積層をするシートの側へ向けた方向（又はその反対の方向）である。

【0107】 こうすると、セラミックグリーンシートの面の方向が、のちに得られるセラミック基体上の圧電／電歪素子（圧電／電歪体）の立設方向（高さ方向）と一致する。この工夫によって、少なくとも圧電／電歪体の主面となる部分に対しては何らの加工が施されることなく、即ち、圧電／電歪体の主面となる部分が未加工焼成面に保たれたまま、圧電／電歪デバイスを製造することが可能

になる。

【0108】 このような方法は提案されていなかった。従来の製造方法では、セラミックグリーンシートの積層をすることで得られたセラミックグリーン積層体から個割の圧電／電歪体を現すに際し、その側面（圧電／電歪体の電極形成面）には加工が施され、未加工焼成面に保たれたることはなかった。

【0109】 本発明に係る低発塵性圧電／電歪デバイスでは、圧電／電歪素子が、2層以上の圧電／電歪体とその2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極とを有することが好ましいが、このような低発塵性圧電／電歪デバイスを得るためには、孔部を設けていないセラミックグリーンシートを2層以上必要数だけ接して積層をさせ、その両外面側にそれぞれ上記孔部を設けたセラミックグリーンシートの積層をすればよい。

【0110】 本発明に係る低発塵性圧電／電歪デバイスの製造方法において、その未加工焼成面に電極を形成するタイミングは、圧電／電歪素子が2層以上の圧電／電歪体で構成される場合に圧電／電歪体間に設けられる電極を除いて、限定されない。圧電／電歪素子が1層の圧電／電歪体で構成される場合には、積層をする前に、のちに圧電／電歪体を構成するセラミックグリーンシートの所定の位置に電極を形成しておいてもよく、又、孔部を設けたセラミックグリーンシートで、のちに圧電／電歪体を構成するセラミックグリーンシートを挟むように積層をして、のちに複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における電極が形成された圧電／電歪体の側面（主面）間の空間を予め形成しておけば、セラミックグリーン積層体を得た段階で、又は、セラミックグリーン積層体を焼成一体化した段階で、若しくは、低発塵性圧電／電歪デバイスを（配線等を除き概ね）完成させた最後の段階で、電極を形成することが可能である。尚、圧電／電歪素子が、2層以上の圧電／電歪体と、その2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有する場合には、少なくとも2層以上の圧電／電歪体の間に設けられる電極は、積層をする前に、のちに圧電／電歪体を構成するセラミックグリーンシートの所定の位置に形成しておく必要がある。

【0111】 本発明が提供する低発塵性圧電／電歪デバイスの製造方法は、作

製対象を、既に説明した低発塵性マトリクス型圧電／電歪デバイス及び低発塵性セル駆動型圧電／電歪デバイスとする、それぞれの製造方法として具体的に示される。

【0112】 (2-1) 低発塵性マトリクス型圧電／電歪デバイスの製造方法

【0113】 以下、先ず、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法について説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法は、厚肉のセラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一対の電極とを有し柱体形状を呈する複数の圧電／電歪素子がマトリクス状に立設され、セラミック基体と圧電／電歪素子とが一体的に形成されるとともに、電極が形成された圧電／電歪体の側面が未加工焼成面である圧電／電歪デバイスの製造方法であり、以下に示される第1～第3の3つの製造方法がある。

【0114】 2-1-1) 第1の製造方法

【0115】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第1の製造方法は、のちに圧電／電歪体を構成するセラミックグリーンシートと一の孔部を設けたセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す製造方法である。一の孔部とは、のちに複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における電極が形成された圧電／電歪体の側面（主面）間の空間となる部分である。

【0116】 先ず、第1の製造方法について、先ずその一態様を説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第1の製造方法の一態様は、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程B1と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置を開口し一の孔部が形成された枠状のセラミックグリーンシートを得る工程B2と、少なくとも枠状のセラミックグリーンシートと孔部が形成されていない所定数のセラミックグリーンシートとの積層をして、閉孔を有するセラミックグリーン積層体を得る工程B3と、セラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程B4と、セラミック積層

体を切断し、閉孔の一端を開口してなる開孔を有するセラミック積層体を得る工程 B 5 と、セラミック積層体の開孔を形成する壁部を、その壁部に交差し且つ開孔の深さ方向に切込を入れる工程 B 6 と、を有する製造方法である。

【0117】 上記工程 B 1 ～工程 B 6 に従う製造方法において、所定位置を開口し一の孔部が形成された枠状をなす所定数のセラミックグリーンシートの全数又は一部に、一の孔部に連通する複数の副孔部を形成することが好ましい。副孔部が、のちに内壁に導電体が形成されたスルーホールを構成する態様をとることが出来、配線が容易になるからである。

【0118】 上記工程 B 1 ～工程 B 6 に従い、そのままの順序で作製することは、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第 1 の製造方法の好ましい態様であるが、順序は限定されるわけではない。適宜順序を入れ替えたり、同時に行うことが可能であり、工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0119】 上記工程 B 1 ～工程 B 6 から電極を形成する工程を省いているが、これは本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第 1 の製造方法が電極を形成するタイミングを限定しないからである。上記工程 B 1 ～工程 B 6 は圧電／電歪素子が 1 層の圧電／電歪体で構成される場合の工程であるから、例えば、工程 B 3 の前に、孔部が形成されていない所定数のセラミックグリーンシートの所定の位置（孔部に対面する位置）に電極を形成しておいてもよく、又、工程 B 5 の後に、セラミック積層体に対して電極を形成してもよい。

【0120】 上記工程 B 1 ～工程 B 6 に従う製造方法により、所定位置を開口せず即ち孔部を設けていないセラミックグリーンシートの所定部分が、焼成されたセラミック積層体の開孔を形成する壁部を構成し、この壁部が電極形成面になり、所定の切込を入れて個割にすることによって、マトリクス状に一体的に立設された圧電／電歪素子となる。圧電／電歪素子を構成する圧電／電歪体の電極形成面には機械加工等が全く施されない。

【0121】 上記工程 B 1 ～工程 B 6 に従う製造方法の概略工程の一例を、図 4 (a) ～図 4 (g) に示す。以下、この一例により、具体的に説明する。

【0122】 先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミ

ックグリーンシートを準備する（後述する第2の製造方法を参照）。シートとしては、図4（a）に示されるように、成形して所定の加工方法により外形加工を行った複数のシート16と、成形したシートを各々加工して図示されるように概ね方形の孔部515とその孔部515に続くスリット状の副孔部25を設けたシート517を、それぞれ所定枚数用意する。そして、これら所定枚数のシート16、517を、積層、圧着し、セラミックグリーン積層体501（図4（b）参照）を得る。積層方法は、この例では、最上層及び最下層をシート16とし、その間において、シート16とシート517と一単位として、圧電／電歪素子がマトリクス状に配置される圧電／電歪デバイスの列（行）数に相当する数だけ重ねることによる。尚、シート517と一単位とするシートは、最上層及び最下層のシート16と異なった態様のシートでもよい。例えば、平板状であるが厚さの異なるシートであってもよい。更に、一単位はシート16とシート517の組合せに限らず、シート517、シート16、シート517を一単位として、これを孔部515のみ有するシート（図示しない）を挟んで、順次、積層をしてもよい。又、最上層、最下層はシート517であってもよい。

【0123】 図4（b）に示されるセラミックグリーン積層体501は、圧電／電歪材料を主成分とし、積層体の中に存在し図中現れない閉孔及びスルーホール128（図4（d）参照）を有する。閉孔は、2枚のシート16で挟まれたシート517の孔部515により構成される。又、スルーホール128は、シート517に設けられた副孔部25により構成される。そして、セラミックグリーン積層体501を焼成一体化してセラミック積層体503（図4（c）参照）を得る。尚、閉孔及びスルーホールはガス抜き孔等で外界とつながっていることが好ましいことはいうまでもない（後述する第2の製造方法を参照、更に後述の第3の製造方法も同様である）。

【0124】 次いで、図4（c）に示されるように、切断線550に沿って不要部分を切除し、図4（d）の通りスルーホール128を露わにするとともに、図4（e）の通り薄い開孔5が形成されたセラミック積層体504を得る。尚、切除により閉孔の一の端面を開口して開孔5が形成される。又、図4（e）に示されるセラミック積層体504は、図4（d）に示されるセラミック積層体50

4 を  $90^\circ$  起こしたところを示しており、図 4 (d) に示されるセラミック積層体 504 ではスルーホール 128 開口面 (図中手前、XZ 平面) が側面を形成しているが、図 4 (e) に示されるセラミック積層体 504 ではスルーホール 128 開口面は下面になっている。

【0125】 そして、図 4 (e) に示されるセラミック積層体 504 において、開孔 5 を形成する壁部の両面に電極 18, 19 を形成すると同時に、スルーホール 128 の内壁にも導体膜を形成する。

【0126】 次いで、図 4 (f) に示されるように切込線 551 に沿って不要部分を切除し、個割の圧電／電歪体 14 (圧電／電歪素子 32) を得る。ここで不要部分とは圧電／電歪素子 32 を構成しない部分であり、この不要部分の取り方によって、圧電／電歪素子 32 の形状、及び、一の圧電／電歪素子 32 とそれに隣設する他の圧電／電歪素子 32 との主面間ではない (X 軸方向の) 間隔、が決定される。その後、必要に応じて分極処理を行い、低発塵性マトリクス型圧電／電歪デバイス 500 を完成する (図 4 (g))。

【0127】 尚、第 1 の製造方法にかかる本例では、理解し易いように簡略に説明するために、シート 16 と、副孔部 25 が設けられたシート 517 とを、交互に積層をしており、得られる低発塵性マトリクス型圧電／電歪デバイス 500 は実質的にシート積層方向に互いに隣設する 2 つの圧電／電歪素子 32 (電極 18, 19) の間でスルーホール 128 を共用することになり、そのスルーホール 128 を共用する電極 18, 19 は駆動時に同一の電位とならざるを得ない。勿論、各圧電／電歪素子 32 の各電極 18, 19 について個別のスルーホール 128 を設けてもよい。一方、2 以上の圧電／電歪素子 32 において駆動時に同一の電位となる電極は、それらの圧電／電歪素子 32 が隣設しているか否かによらず、スルーホールを共通化させてもよい。

【0128】 例えば、以下のようにセラミックグリーン積層体を作製することにより、各圧電／電歪素子 32 の各電極 18, 19 について個別のスルーホール 128 を有する低発塵性マトリクス型圧電／電歪デバイスを得ることが出来る。先ず、2 枚のシート 517 とその間のシート 16 とを重ねたセラミックグリーン積層ユニットを複数つくる。次いで、セラミックグリーン積層ユニットとセラミ

ックグリーン積層ユニットとの間に、孔部 515 のみを設けたシート（シート 517 から副孔部 25 を除いたもの）を重ねて、積層、圧着し、セラミックグリーン積層体を構成する。

【0129】 又、第 1 の製造方法にかかる本例では、シート 16 においてシート 517 と接する部分と接しない部分とに密度差を設ける、具体的には接する部分の密度を高くすることにより、焼成時に、圧電／電歪素子となる上記接しない部分の収縮量が大きくなり、焼成後の平坦性が向上するので、このような手段を併用することが好ましい。一方、後述する第 2 の製造法と比較して圧電／電歪素子を個割する際の切除量が少なく出来るので、発塵の点で有利である。又、第 1 の製造方法にかかる本例は、後述する第 2 の製造方法の例と同じく、孔部 515 の形状を変更することにより、デバイス特性を変更出来、設計変更に高い自由度を有する。

【0130】 続いて、第 1 の製造方法について、他の態様を説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第 1 の製造方法の他の態様は、2 層構造を有する圧電／電歪素子が立設された低発塵性マトリクス型圧電／電歪デバイスを作製する方法である。2 層構造とは、一の圧電／電歪素子において圧電／電歪体を 2 層有するものをいい、電極は、2 層の圧電／電歪体の両外面及び 2 層の圧電／電歪体の間に設けられる。この場合に、少なくとも 2 層の圧電／電歪体の間に設けられる電極は、積層をする前に、のちに圧電／電歪体を構成するセラミックグリーンシートの所定の位置に形成しておく必要があり、その他の電極を形成するタイミングは限定されないが、通常、以下に示されるように、少なくとも 2 層の圧電／電歪体の間に設けられる電極と同じタイミングで形成する。

【0131】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第 1 の製造方法の他の態様は、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程 D1 と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置を開口し一の孔部が形成された枠状のセラミックグリーンシートを得る工程 D2 と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの両面に対し上記枠状のセラミックグ

ーンシートの一の孔部に対応する位置に電極を形成する工程D3と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの片面に対し上記棒状のセラミックグリーンシートの一の孔部に対応する位置に電極を形成する工程D4と、片面に電極が形成されたセラミックグリーンシートの電極が形成されていない面を、両面に電極が形成されたセラミックグリーンシートに対面させつつ、片面に電極が形成されたセラミックグリーンシートと両面に電極が形成されたセラミックグリーンシートとを重ね合わせ、更に加えて棒状のセラミックグリーンシートの積層をすることにより、複数のセラミックグリーン積層ユニットを得る工程D5と、そのセラミックグリーン積層ユニットの積層をしてセラミックグリーン積層体を得る工程D6と、セラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程D7と、そのセラミック積層体を切断し、閉孔の一端を開口してなる開孔を有するセラミック積層体を得る工程D8と、そのセラミック積層体の開孔を形成する壁部に交差し、且つ開孔の深さ方向に切込を入れる工程D9と、を有する製造方法である。

【0132】 上記工程D1～工程D9に従う製造方法においては、セラミックグリーン積層ユニットを得るに際し、両面に電極が形成されたセラミックグリーンシート及び片面に電極が形成されたセラミックグリーンシートに対して、各々の電極形成部に導通する複数の導体膜を形成するとともに、棒状のセラミックグリーンシート及び片面に電極が形成された複数の副孔部を形成することが好ましい。副孔部が、のちにスルーホールを構成し、導体膜が、のちにそのスルーホールの内壁に形成された導電体になる態様をとることが出来、配線が容易になるからである。

【0133】 更に、片面に電極が形成されたセラミックグリーンシートの導体膜が、そのセラミックグリーンシートの厚み方向に投影する位置と両面に電極が形成されたセラミックグリーンシートの対面しない側に形成された導体膜の位置とが対応し、且つ上記投影する位置と、両面に電極が形成されたセラミックグリーンシートの対面する側に形成された導体膜の位置とが、ずれるように設けられることが好ましい。こうすることによって、スルーホールが例えば千鳥状に形成され、圧電／電歪体を挟んで一のスルーホールの内壁に形成された導体膜と他の

スルーホールの内壁に形成された導体膜との間に有効な電界が作用せずセラミック基体の中で無用な変位が生じなくなるからである。尚、この好ましい手段は、上記工程D1～工程D9に従う製造方法によらず、後述する本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法及び第3の製造方法を含み、2層以上の圧電／電歪体を有する圧電／電歪素子が立設された低発塵性マトリクス型圧電／電歪デバイスを作製する場合に共通して採用可能な手段である。

【0134】 上記工程D1～工程D9に従い、そのままの順序で作製することは、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第1の製造方法の好ましい態様であるが、工程数や順序は限定されるわけではない。例えば、セラミックグリーン積層ユニットを形成せず各シートを加工した後に、一度に積層をして積層体を得てもよい。又、適宜順序を入れ替えたり、同時に行うことが可能であり、電極を形成したシートの積層をして、積層体を得て切断、切込を行うのではなく、2層の圧電／電歪体の間の電極を除き、積層体を切断し切込を入れた後に、電極を形成してもよい。このように、工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0135】 上記工程D1～工程D9に従う製造方法によれば、所定位置を開口せず孔部を設けていないセラミックグリーンシートの両面乃至片面に電極が形成され、その電極形成面は機械加工等が全く施されずに、枠状のセラミックグリーンシートの一の孔部と所定の切込を入れることにより得られる空間により個割にされ、マトリクス状に一体的に立設された圧電／電歪素子となる。

【0136】 上記工程D1～工程D9に従う製造方法の概略工程の一例を、図6(a)～図6(f)及び図7(a)～図7(f)に示す。以下、この一例により、具体的に説明する。

【0137】 先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを準備する（後述する第2の製造方法を参照）。シートとしては、図6(b)に示される加工を施したシート716、シート717、シート718を、それぞれ所定枚数用意する。シート716は、成形したシート717に接する側の面に、図6(a)に示される如く電極18、及び、シート717に設けられた副孔部725に対応する位置に導体膜722を、一方、シート716

のシート 718 面側の面には、図示されていないが、電極 19、及び、シート 718 に設けられた副孔部 726 に対応する位置に導体膜を形成したものである。シート 717 は、成形したシートを所定の加工方法により各々加工して、図示されるように概ね方形状の孔部 715 とその孔部 715 に続くスリット状の副孔部 725 を設けたものである。シート 718 は、成形したシートを所定の加工方法により各々加工して、スリット状の副孔部 726 を設けたものであり、且つ、図示されていない裏面には積層をするシート 717 の孔部に応じたパターンの電極 18 及び導体膜が形成されたものである。上記シートのうちシート 716 とシート 718 とが、のちに圧電／電歪素子を構成する。

【0138】 そして、これらシート 716, 717, 718 を、積層、圧着し、セラミックグリーン積層ユニット 721 (図 6 (c) 参照) を得る。積層方法は、この例では、最上層及び最下層をシート 717 とし、その間において、シート 716 とシート 718 とを重ねることによる。

【0139】 上記セラミックグリーン積層ユニット 721 と同様にして、以下の方法によりセラミックグリーン積層ユニット 821 (図 6 (f) 参照) を得る。まず、シートとして、図 6 (e) に示される加工を施したシート 816、シート 817、シート 818 を、それぞれ所定枚数用意する。シート 816 は、成形したシートの 817 に接する側の面に、図 6 (d) に示される如く電極 18、及び、シート 817 に設けられた副孔部 825 に対応する位置に導体膜 822 を、一方、シート 816 のシート 818 面側の面には、図示されていないが、電極 19 及びシート 818 に設けられた副孔部 826 に対応する位置に導体膜を形成したものである。シート 817 は、成形したシートを所定の加工方法により各々加工して、図示されるように概ね方形状の孔部 815 とその孔部 815 に続くスリット状の副孔部 825 を設けたものである。シート 818 は、成形したシートを所定の加工方法により各々加工して、スリット状の副孔部 826 を設けたものであり、且つ、図示されていない裏面には積層をするシート 817 の孔部に応じたパターンの電極 18 及び導体膜が形成されたものである。上記シートのうちシート 816 とシート 818 とが、のちに圧電／電歪素子を構成する。尚、副孔部 825、副孔部 725 は、それぞれ副孔部 826、副孔部 726 に対しずれた位置

に形成される。

【0140】 そして、これらシート 816, 817, 818 を、積層、圧着し、セラミックグリーン積層ユニット 821 (図 6 (f) 参照) を得る。積層方法は、この例では、最上層及び最下層をシート 817 とし、その間において、シート 816 とシート 818 とを重ねることによる。

【0141】 次に、図 7 (a) に示されるように、別途用意したシート 811 を最上層及び最下層とし、その間において、先に作製したセラミックグリーン積層ユニット 721, 821 を交互に積層をしてセラミックグリーン積層体 801 を得る (図 7 (b) 参照)。セラミックグリーン積層ユニット 721, 821 の積層数は、圧電／電歪素子がマトリクス状に配置される圧電／電歪デバイスの列 (行) 数に相当する数により決定すればよい。尚、シート 811 は副孔部 725 を形成しないシート 717 に等しい (副孔部 825 を形成しないシート 817 に等しい)。又、孔部のないシートであっても構わない。

【0142】 図 7 (b) に示されるセラミックグリーン積層体 801 は、圧電／電歪材料を主成分とし、積層体の中に存在し図中現れない閉孔及びスルーホール 728, 828 (図 7 (d) 参照) を有する。閉孔は、シート 717 の孔部 715 及びシート 817 の孔部 815 により構成される。又、スルーホール 728, 828 は、シート 717 に設けられた副孔部 725 及びシート 817 に設けられた副孔部 825 により構成される。そして、セラミックグリーン積層体 801 を焼成一体化してセラミック積層体 803 (図 7 (c) 参照) を得る。

【0143】 次いで、図 7 (c) に示されるように、切断線 850 に沿って不要部分を切除し、図 7 (d) の通りスルーホール 728, 828 を露わにするとともに、図 7 (e) の通り薄い開孔 805 が形成されたセラミック積層体 804 を得る。尚、切除により閉孔の一端面を開口して開孔 805 が形成される。又、図 7 (e) に示されるセラミック積層体 804 は、図 7 (d) に示されるセラミック積層体 804 を 90° 起こしたところを示しており、図 7 (d) に示されるセラミック積層体 804 ではスルーホール 728, 828 開口面 (図中手前、XZ 平面) が側面を形成しているが、図 7 (e) に示されるセラミック積層体 804 ではスルーホール 728, 828 開口面は下面になっている。

【0144】 そして、図7（e）に示されるセラミック積層体804において、図示されるように切込線851に沿って不要部分を切除し、個割の圧電／電歪素子34を得る。ここで不要部分とは圧電／電歪素子34を構成しない部分であり、この不要部分の取り方によって、圧電／電歪素子34の形状、及び、一の圧電／電歪素子34とそれに隣設する他の圧電／電歪素子34との主面間ではない（X軸方向の）間隔、が決定される。その後、必要に応じて分極処理を行い、圧電／電歪体4が2層の圧電／電歪素子34を配列した低発塵性マトリクス型圧電／電歪デバイス800を完成する。

【0145】 低発塵性マトリクス型圧電／電歪デバイス800は、図7（d）に示されるように、スルーホール728とスルーホール828とは、対面せずに、ずれて形成される。これは上記したように副孔部825と副孔部725を、それぞれ副孔部826と副孔部726に対し、ずれた位置に形成したからである。従って、スルーホール部分において、圧電／電歪体4に有効な電界が作用せず、圧電／電歪素子部分のみにおいて圧電／電歪体4が変位を発現する。図7（d）で例示したスルーホール828及び728は、図7（f）における圧電／電歪素子34の全ての電極にそれぞれ対応して形成されているが、実際の使用形態によっては、これらの電極のうち複数が常に共通の電位であることが多い。そのような場合には、共通電位となる電極を1箇所若しくは所定数のスルーホールにまとめて配線してもよい。

【0146】 尚、図7（g）は、製造された圧電／電歪素子34の頂部を拡大した斜視図である。圧電／電歪素子34は、圧電／電歪体4が積層をされるとともに、その間に電極19が形成され、且つ、2層の圧電／電歪体4の両外面には電極18が形成される。

【0147】 低発塵性マトリクス型圧電／電歪デバイス800においては、圧電／電歪素子34を構成する2層の圧電／電歪体4のそれぞれが、より薄く且つより高く形成出来るので、より低電圧で大きな変位量、高い発生力を発現することが可能である。一方、圧電／電歪素子34が、電極19を介して重ね合わせた2層の圧電／電歪体4で構成されており、機械強度が確保される。従って、高性能で高耐久性の圧電／電歪素子として機能し得る。図示しないが、圧電／電歪素

子を 3 層以上の圧電／電歪体で構成することも好ましい。圧電／電歪素子を 3 層以上の圧電／電歪体からなる多層構造とした場合には、それぞれの導電体が概ね一層おきに接続されることが好ましく、導電体を概ね一層おきに接続する手段としてはビアホールを介して行うことが好ましい。

【0148】 低発塵性マトリクス型圧電／電歪デバイス 800 では、電界の印加方向と圧電／電歪体 4 の分極方向の関係を変更することによって圧電／電歪素子 34 としての変位の態様を変えることが出来る。図 11 (a)、図 11 (b) は圧電／電歪素子 34 の先端部を示す図であり、ともに 2 層の圧電／電歪体 4 の間の電極 19 を +、電極 18 を - として圧電／電歪体 4 に電界をかけている様子を表す。図 11 (a) では 2 層の圧電／電歪体 4 のうちの圧電／電歪体 4 の分極方向を E1 とし他の圧電／電歪体 4 の分極方向を E2 としているのので、2 層の圧電／電歪体 4 において分極方向と電界方向が一致し、2 層の圧電／電歪体 4 が同じ方向に変位を発現する結果、圧電／電歪素子 34 が伸縮する（伸縮変位型）。一方、図 11 (b) では 2 層の圧電／電歪体 4 の分極方向をともに E1 としているのので、2 層の圧電／電歪体 4 のうちの圧電／電歪体 4 において分極方向と電界方向が一致し他の圧電／電歪体 4 において分極方向と電界方向が逆となるため、2 層の圧電／電歪体 4 が反対の方向に変位を発現する結果、圧電／電歪素子 34 が屈曲する（屈曲変位型）いわゆるバイモルフ型の素子となる。

【0149】 上記した圧電／電歪素子 34 が屈曲する低発塵性マトリクス型圧電／電歪デバイス 800 の適用例を図 12 に表す。図 12 は、低発塵性マトリクス型圧電／電歪デバイス 800 をマイクロミラーアレイのアクチュエータとして適用した一例を示す部分拡大図である。図示されるマイクロミラーアレイ 120 は、マイクロミラー 66 とアクチュエータ部 61 とを備えてなり、低発塵性マトリクス型圧電／電歪デバイス 800 をアクチュエータ部 61 として用いるマイクロミラーアレイである（図中において圧電／電歪素子 34 のみ表す）。

【0150】 図 12 に示されるマイクロミラーアレイ 120 において、マイクロミラー 66 は、アクチュエータ部 61 を構成する複数の圧電／電歪素子 34 と対をなして、その先端部に形成あるいは実装されており、圧電／電歪素子 34 とは反対側の面が鏡面で構成されている。アクチュエータ部 61 を構成する圧電／

電歪素子 34 が外部信号により屈曲して、マイクロミラー 66 を図中上方に持ち上げるとともにマイクロミラー 66 の傾斜角を調節することが出来る。この動作を通じて、マイクロミラーアレイ 120 は、圧電／電歪素子 34 とは反対側（図中左側）からの入射する光に対する反射角度を変えることが出来る。

【0151】 例えば、図示される如く、マイクロミラー 66 を垂直に立てておけば入射光 67 はマイクロミラー 66 の稍上部において反射され入った方向へ反射光 68 として戻り、マイクロミラー 66 を持ち上げ角度を変えれば入射光 67 はマイクロミラー 66 の稍下部において反射され入った方向とは別の方向へ反射光 68 として向かい、光路が変更される。

【0152】 又、圧電／電歪素子 34 が伸縮する低発塵性マトリクス型圧電／電歪デバイス 800 の適用例を図 19（a）、図 19（b）に表す。図 19（a）、図 19（b）は、低発塵性マトリクス型圧電／電歪デバイス 800 をマイクロミラーアレイのアクチュエータとして適用した他例を示し、図 19（a）は斜視図であり、図 19（b）は作用を表す側面図である。図示されるマイクロミラーアレイ 190 は、マイクロミラー 65 と、セラミック基体 2 の上に立設されたアクチュエータ部 61 と、を有し、低発塵性マトリクス型圧電／電歪デバイス 800 をアクチュエータ部 61 として用いるマイクロミラーアレイである。

【0153】 図 19（a）、図 19（b）に示されるマイクロミラーアレイ 190 において、マイクロミラー 65 は、アクチュエータ部 61 を構成する複数の圧電／電歪素子 34 と対をなして、その先端部に形成あるいは実装されており、圧電／電歪素子 34 とは反対側の斜面が鏡面で構成されている。図 19（b）に示されるように、アクチュエータ部 61 を構成する圧電／電歪素子 34 が外部信号により伸びて、マイクロミラー 65 を図中上方に持ち上げることが出来る。この動作を通じて、マイクロミラーアレイ 190 は、側方（例えば図中右側）から入射する光を、所望の角度で反射させることが可能である。

【0154】 例えば、図 19（b）に示される如く、マイクロミラー 65 の鏡面（斜面）を入射光 67 に対し概ね  $45^\circ$  に設定しておけば、入射光 67 は、マイクロミラー 65 によって概ね  $90^\circ$  方向が変わり、反射光 68 として図中上方へ反射される。尚、図示される例では、図中の中央のアクチュエータ部 61 が伸

びているが、他のアクチュエータ部 61 を伸ばすことで、（同じ図中上方であるが）光路を変更させることも可能である。又、伸びるもの以外のアクチュエータ部 61 は縮ませることが好ましい。

【0155】 更に、圧電／電歪素子 34 が伸縮する低発塵性マトリクス型圧電／電歪デバイス 800 の他の適用例を図 20（a）、図 20（b）に表す。図 20（a）、図 20（b）は、低発塵性マトリクス型圧電／電歪デバイス 800 をマイクロミラーアレイのアクチュエータとして適用した更なる他例を示し、図 20（a）は斜視図であり、図 20（b）は作用を表す側面図である。図示されるマイクロミラーアレイ 180 は、マイクロミラー 64 と、セラミック基体 2 の上に立設されたアクチュエータ部 61 と、を有し、低発塵性マトリクス型圧電／電歪デバイス 800 をアクチュエータ部 61 として用いるマイクロミラーアレイである。

【0156】 図 20（a）、図 20（b）に示されるマイクロミラーアレイ 180 において、マイクロミラー 64 は、アクチュエータ部 61 を構成するの複数の圧電／電歪素子 34 のうち隣設する 2 つの圧電／電歪素子 34 と対をなして、それらの先端部に形成あるいは実装されており、圧電／電歪素子 34 とは反対側の面が鏡面で構成されている。図 20（b）に示されるように、アクチュエータ部 61 において、外部信号によって、マイクロミラー 64 を支える 2 つの圧電／電歪素子 34 のうち何れか一方が伸び他方が縮むことにより、マイクロミラー 64 の鏡面の角度を変化させることが出来る。マイクロミラーアレイ 180 は、圧電／電歪素子 34 の伸縮量を変えることによってマイクロミラー 64 の傾きを変化させ得るので、入射光 67 に対する反射光 68 の方向を制御することが可能である。このようなマイクロミラーアレイ 180 は、投射型のディスプレイやプロジェクタ等の画像表示装置に好適に適用出来る。

【0157】 尚、上記マイクロミラーアレイ 120, 180, 190 のような仕組みを有するマイクロミラーアレイでは、2 層構造の圧電／電歪素子を有しない、例えば低発塵性マトリクス型圧電／電歪デバイス 1（図 1（a）参照）を、アクチュエータ部 61 に適用することも可能である。少なくとも本発明に係る低発塵性マトリクス型圧電／電歪デバイスをアクチュエータ部に適用すれば、パー

ティクルによってマイクロミラーが汚れて反射光の品質が低下するといった問題が長期間生じ難くなり、マイクロミラーアレイには高い信頼性が付与される。

【0158】 それに加えて、アクチュエータ部として2層構造の圧電／電歪素子を有する低発塵性マトリクス型圧電／電歪デバイス800を用いることにより、マイクロミラーの位置決め精度の向上という効果をもたらされる。マイクロミラーアレイ120, 180, 190のようなマイクロミラーアレイでは、光の反射角度を正確に変えるためにマイクロミラーを確実に位置決めすることが望ましいが、従来の、例えば静電アクチュエータでは駆動力が小さく、駆動するマイクロミラーの大きさや重量が制限されるため、マイクロミラーを薄くする必要性が生じ、その結果、マイクロミラーが反って、反射光の品質が低下する等の問題を招来することがあった。図11(a)、図11(b)に示されるような2層構造の圧電／電歪素子を有する低発塵性マトリクス型圧電／電歪デバイス800の採用により、単板型の圧電／電歪素子に比べて機械強度が向上し、より高い発生力で変位を生じ得るので、剛性が高い重量が大きなマイクロミラーを駆動することが可能となり、反射光の品質を良好に保持し得る。

【0159】 又、第1の製造方法で得られる低発塵性マトリクス型圧電／電歪デバイス800は、上記マイクロミラーアレイの他にも、例えばマイクロプリズムアレイやマイクロレンズアレイ等、WDM（波長多重伝送）光通信等に好適な集積型の可動光学デバイスのアクチュエータとして適用することが出来る。これらは、上記マイクロミラーアレイに倣い、圧電／電歪素子の先端に、例えばマイクロプリズムやマイクロレンズ等の微小光学部品を形成あるいは実装することで作製することが出来る。又、マスフローコントローラ等の精密ガス流量制御用のバルブ駆動機構のアクチュエータとして適用することにより、半導体製造装置等に好適な集積型の精密ガス流量コントローラ等が実現出来る。

【0160】 尚、第1の製造方法にかかる本例は、圧電／電歪体を2層有する2層構造の圧電／電歪素子が立設された低発塵性マトリクス型圧電／電歪デバイスを作製する方法であるが、このような低発塵性マトリクス型圧電／電歪デバイスは、第1の製造方法によってのみ作製され得るものではなく、後述する第2、第3の製造方法によっても作製することが可能である。

【0161】 第1の製造方法にかかる本例によれば、圧電／電歪素子の電極18、19と導体膜722、822等（スルーホールの内壁相当）との間の断線のおそれがなく、導通信頼性が高い。又、スルーホール部分における電界誘起歪みが抑制出来るので、圧電／電歪デバイス作動時の内部応力がセラミック基体の中に発生し難い、即ち、破損し難く、互いに隣設する2つの圧電／電歪素子間の干渉が極めて小さくなる。

【0162】 以上、第1の製造方法について説明したが、第1の製造方法におけるシートに孔部等を形成する加工手段、壁部等の切除、切断にかかる加工手段、シートの積層手段、あるいは、電極形成手段等は、後述する第2の製造方法に準じた方法が採用可能である。

【0163】 2-1-2) 第2の製造方法

【0164】 以下、第2の製造方法について説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法は、のちに圧電／電歪体を構成するセラミックグリーンシートと複数の孔部を設けたセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す製造方法である。孔部を設けたセラミックグリーンシートの積層をする点で第1の製造方法と同じであるが、上記孔部が一の孔部ではなく、複数の孔部であるところが異なる。

【0165】 孔部を設けたセラミックグリーンシートは、のちに複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における電極が形成された圧電／電歪体の側面間の空間を規定するシートであり、孔部はその空間となる部分である。この孔部を複数の孔部とし、孔部と孔部との間に実体部を設けることにより、上記セラミックグリーン積層体を得てそれを焼成一体化する過程において、セラミックグリーン積層体の中で、その実体部（セラミックグリーン積層体における壁部Q相当）が梁の役目を果たし、自重乃至外からの応力による変形を抑制する。

【0166】 以下、第2の製造方法の一態様について説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法は、例えば、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程A1と

、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートに対し、所定の位置に概ね長形状をなす複数の孔部を設ける工程A2と、少なくとも孔部を設けた所定数のセラミックグリーンシートと孔部を設けていない所定数のセラミックグリーンシートとの積層をして、閉孔を有するセラミックグリーン積層体を得る工程A3と、セラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程A4と、セラミック積層体を切断し、閉孔の一端を開口してなる開孔を有するハニカム状セラミック積層体を得る工程A5と、ハニカム状セラミック積層体の開孔を形成する壁部のうち、孔部を設けていないセラミックグリーンシート部分で構成される壁部Pに交差する壁部Qを切除する工程A6と、を有する製造方法である。

【0167】 上記工程A1～工程A6に従う製造方法において、限定されるものではないが、所定の位置に概ね長形状の複数の孔部が設けられた所定数のセラミックグリーンシートのうち全数又は一部において、概ね長形状の複数の孔部に各々連通する複数の副孔部を形成することが好ましい。副孔部が、のちに内壁に導電体が形成されたスルーホールを構成する態様をとることが出来、配線が容易になるからである。

【0168】 副孔部を設ける場合には、セラミック積層体を得た後に、そのセラミック積層体を切断乃至研磨して、その副孔部をそれぞれ開口させることが好ましい。又、副孔部がセラミックグリーンシート端部とも連通していることが好ましい。この場合には、後でセラミック積層体を切断乃至研磨する工程は不要である。このことは、第1及び第3の製造方法にもあてはまる。

【0169】 上記工程A1～工程A6に従い、そのままの順序で作製することは、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法の好ましい態様であるが、順序は限定されるわけではない。適宜順序を入れ替えたり、同時に行うことが可能である。工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0170】 上記工程A1～工程A6から電極を形成する工程を省いているが、これは本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法が電極を形成するタイミングを限定しないからである。シートの積層をして、

積層体を焼成してから壁部 P に電極形成し壁部 Q を切除する順でもよく、壁部 Q を切除してから壁部 P に電極形成してもよく、あるいは、上記工程 A 1 ～工程 A 6 は圧電／電歪素子が 1 層の圧電／電歪体で構成される場合の工程であるから、所定形状パターンの電極を形成したシートの積層をして、積層体を焼成して、切除する順でもよい。

【0171】 上記工程 A 1 ～工程 A 6 に従う製造方法により、孔部を設けていないセラミックグリーンシートの所定部分が、焼成されたハニカム状セラミック積層体の開孔を形成する壁部のうちの電極形成面を構成し、更に、電極が形成されない壁部の切除によって、マトリクス状に一体的に立設された圧電／電歪素子となる。圧電／電歪素子としての電極形成面には機械加工等が全く施されない。

【0172】 上記工程 A 1 ～工程 A 6 に従う製造方法の概略工程の一例を、図 3 (a) ～図 3 (g) に示す。この例は、図 1 (a) に示した低発塵性マトリクス型圧電／電歪デバイス 1 を作製する方法として示されている（但し、簡略に説明するためスルーホール数は少ない）。以下、この一例により、具体的に説明する。

【0173】 先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを準備する。セラミックグリーンシートは、従来知られたセラミックス製造方法により作製出来る。例えば、後述する圧電／電歪材料粉末を用意し、これにバインダ、溶剤、分散剤、可塑剤等を望む組成に調合してスラリーを作製し、これを脱泡処理後、ドクターブレード法、リバー스로ールコーター法等のシート成形法によって、セラミックグリーンシートを形成することが出来る。

【0174】 シートは、図 3 (a) に示されるように、成形して、所定の加工方法により外形加工を行った複数のシート 116 と、成形したシート各々に複数の細長い孔部 115 を開けたシート 116、117 を、それぞれ所定枚数用意する。更にシート 117 には、図示されるように各孔部 115 に続くスリット状の副孔部 25 を設けておく。そして、これら所定枚数のシート 116、116、117 を、積層、圧着し、セラミックグリーン積層体 301 (図 3 (b) 参照) を得る。積層方法は、この例では、最上層及び最下層をシート 116 とし、更にその間にお

いて、最上層及び最下層をシート 117 とし、且つ、シート 16 とシート 117 とを交互に重ねることによる。尚、積層にあたっては、図示していないが、各グリーンシートに形成された位置合わせ用の孔等を用いて行う。

【0175】 図3(b)に示されるセラミックグリーン積層体301は、圧電／電歪材料を主成分とし、積層体の中に存在し図中現れない閉孔及びスルーホール128(図3(d)参照)を有する。閉孔は、2枚のシート16で挟まれたシート117の孔部15により構成される。又、スルーホール128は、シート117に設けられた副孔部25により構成される。そして、セラミックグリーン積層体301を焼成一体化してセラミック積層体303(図3(c)参照)を得る。このとき、閉孔内に焼成時のバインダ分解ガス等が充満しないように、外界に連通するガス抜け孔を設けておくことが好ましい。内圧の上昇で構造体にクラックが入ったり、内部まで酸素の供給が届かず、焼結不良になることを防止するためである。

【0176】 次いで、図3(c)に示されるように、切断線350に沿って不要部分を切除し、図3(d)、図3(e)の通り、開孔3が形成されたハニカム状セラミック積層体304を得る。尚、切除により閉孔の一の端面を開口して開孔3が形成される。又、図3(e)に示されるハニカム状セラミック積層体304は、図3(d)に示されるハニカム状セラミック積層体304を90°起こしたところを表したものであり、図3(d)に示されるハニカム状セラミック積層体304ではスルーホール128開口面(図中手前、XZ平面)が側面を形成しているが、図3(e)に示されるハニカム状セラミック積層体304ではスルーホール128開口面は下面になっている。

【0177】 そして、図3(e)に示されるハニカム状セラミック積層体304において、開孔3を形成する壁部のうち少なくとも一の方向(XY平面方向)に平行な壁部、即ち、グリーンシート16に相当する壁部P6の両面に電極18、19を形成すると同時に、スルーホール128の内壁にも導体膜を形成する。

【0178】 次いで、図3(f)に示されるように切込線351に沿って不要部分を切除し、個割の圧電／電歪体4(圧電／電歪素子31)を得る。ここで不要部分とは圧電／電歪素子31を構成しない部分であり、ハニカム状セラミック

積層体 304 の開孔 3 を形成する壁部のうち、上記 XY 平面方向に交差する YZ 平面方向の壁部 Q7 を指す。その後、必要に応じて分極処理を行い、低発塵性マトリクス型圧電／電歪デバイス 1 を完成する（図 3（g））。

【0179】 尚、第 2 の製造方法にかかる本例では、グリーンシート 117 に形成される孔部のうち、スルーホールに相当する副孔部 25 はグリーンシートの端部と連通しない態様となっているが、それら副孔部 25 が端部と貫通する態様で形成されていてもよい。この場合、図 3（c）に示されるセラミック積層体 303 の切断のうち、副孔部 25 側（図中手前側）のスルーホール 128 を露わにする切断工程は不要となる。これは、第 1 及び第 3 の製造方法でも同様である。

【0180】 又、第 2 の製造方法にかかる本例では、理解し易いように簡略に説明するために、シート 16 と、副孔部 25 が設けられたシート 117 とを、交互に積層をしており、得られる低発塵性マトリクス型圧電／電歪デバイス 1 は（図 1（a）とは異なり）実質的にシート積層方向に互いに隣設する 2 つの圧電／電歪素子 31（電極 18，19）の間でスルーホール 128 を共用することになり、そのスルーホール 128 を共用する電極 18，19 は駆動時に同一の電位とならざるを得ない。勿論、（図 1（a）のように）各圧電／電歪素子 31 の各電極 18，19 について個別のスルーホール 128 を設けてもよい。又、2 以上の圧電／電歪素子 31 において駆動時に同一の電位となる電極は、それらの圧電／電歪素子 31 が隣設しているか否かによらず、スルーホールを共通化させてもよい。

【0181】 例えば、以下のようにしてセラミックグリーン積層体を作製することにより、図 1（a）に示される如く、各圧電／電歪素子 31 の各電極 18，19 について個別のスルーホール 128 を有する低発塵性マトリクス型圧電／電歪デバイス 1 を得ることが出来る。先ず、2 枚のシート 117 とその間のシート 16 とを重ねたセラミックグリーン積層ユニットを複数つくり、セラミックグリーン積層ユニットとセラミックグリーン積層ユニットとの間にシート 116 を重ねて、積層、圧着すればよい。

【0182】 第 2 の製造方法にかかる本例によれば、孔部 15 を設けていないシート 16 は焼成され、電極 18，19 が形成されるだけで、シート両面は、何

ら機械加工等を施されることなく未加工焼成のまま圧電／電歪体 4 の主面を構成することになる。従って、圧電／電歪素子 31 を構成する圧電／電歪体 4 の主面において、クラック発生確率は極低くなり、その主面の圧電／電歪材料の結晶粒子には粒子内部で破壊を受けた粒子が存在せず、切り粉や砥粒の残留が生じることとはない。

【0183】 又、圧電／電歪体 4 の主面に殆どダメージが存在しないことから、微小な構造も容易に形成出来る。更に、圧電／電歪体 4 の主面において凹凸が小さく且つ均質になり、電極 18, 19 を形成する際に、電極 18, 19 と圧電／電歪体 4 との付着性が良好であり、圧電特性を、より効果的に引き出すことが出来る。

【0184】 又、第 2 の製造方法にかかる本例によれば、得られた低発塵性マトリクス型圧電／電歪デバイス 1 において圧電／電歪素子 31 の駆動（変位）方向は Y 軸方向（図 3（g））であり、シート 16, 116, 117 の積層方向（Z 軸方向、図 3（a））とは異なる。即ち、圧電／電歪素子 31 の駆動（圧電／電歪体 4 の変位）は、シート 16, 116, 117 の積層数に依存せず、シート 16, 116, 117 の全体形状及び孔部 15 の形状（Y 軸方向、図 3（a））に依存する。圧電／電歪素子 31 を構成する圧電／電歪体 4 として残るのはシート 16 の所定部分のみであるが、シート 116, 117 の孔部 15 が、後で閉孔乃至開孔 3 を形成することによって、複数の圧電／電歪素子 31 を個々に独立させ得るため、圧電／電歪素子 31 の駆動は孔部 15 に依存する。

【0185】 即ち、圧電／電歪素子 31 の形状は、シート 16, 116, 117 の全体形状及びシート 116, 117 の孔部 15 の加工形状で概ね決まり、孔部 15 の長手方向を大きくすることにより、高アスペクト比な形状の圧電／電歪素子 31 を形成することが可能である。従って、大きな駆動量、駆動力を有する圧電／電歪素子 31 を容易に得ることが出来る。

【0186】 更に、第 2 の製造方法にかかる本例において、シート 16, 116, 117 の厚さは任意に選択出来、シート 116, 117 に形成する複数の孔部 15 の間隔も任意に決定出来る。そして、シート 16 の厚さは圧電／電歪体 4 の厚さになり、シート 117 の厚さはマトリクス状に配設される一の圧電／電歪

素子 31 (圧電／電歪体 4) において、主面を対向させて隣設する他の圧電／電歪素子 31 との間隔となり、シート 116, 117 における孔部 15 と隣の孔部 15 との間隔は (後の切除量にもよるが) マトリクス状に配設される一の圧電／電歪素子 31 (圧電／電歪体 4) において、従面を対向させて隣設する他の圧電／電歪素子 31 との間隔となる。このことは、シート 116, 117 の厚さ及び複数の孔部 15 の間隔によって、作製される低発塵性マトリクス型圧電／電歪デバイス 1 における圧電／電歪素子 31 の配置密度を、容易に向上乃至調整させ得ることを意味する。

【0187】 尚、各シート 116, 117 は一枚のグリーンシートから構成するに限らず、複数枚から積層をされたものであってもよい。このことは第 1 及び第 3 の製造方法でも同様である。又、図 3 では上記したようにシート 116, 117 は交互に積層をして例を示しているが、例えばシート 116, 117, 116, 117, 116, 117, 116 のように、シート 117, 116, 117 を一組として、それらをシート 116 を挟んで、順次、積層をする態様であってもよい。このような態様にすれば、各圧電／電歪素子につながるスルーホールを圧電／電歪素子毎に独立させて設けることが出来る。

【0188】 尚、上記工程 A1～工程 A6 に従う製造方法は、圧電／電歪体を 1 層有する圧電／電歪素子が立設された低発塵性マトリクス型圧電／電歪デバイスを作製する方法であるが、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第 2 の製造方法は、2 層以上の圧電／電歪体と、その 2 層以上の圧電／電歪体の両外面及び 2 層以上の圧電／電歪体の間に形成された電極と、を有する圧電／電歪素子が立設された低発塵性マトリクス型圧電／電歪デバイスを作製することが可能である。

【0189】 例えば、上記工程 A1～工程 A6 に従う製造方法のようにシートの積層をして得られたセラミックグリーン積層体を焼成してから電極形成するのではなく、のちに圧電／電歪体を構成する孔部を設けていない 2 枚以上のシートを用意し、それらの間の面及び両外面に所定形状パターンの電極を予め形成し、それらシートの積層をして、得られたセラミックグリーン積層体を焼成一体化すれば、2 層以上の圧電／電歪体と、その 2 層以上の圧電／電歪体の両外面及び 2

層以上の圧電／電歪体の間に形成された電極と、を有する圧電／電歪素子を作製出来る。

【0190】 第2の製造方法に係る本例においては、上記したように、内部が開孔3によって構成され自重乃至外からの応力により変形し難いハニカム状セラミック積層体304を得た後に、その開孔3を形成する壁部のうち主面となる電極形成面（壁部P6）を残し他の壁部（壁部Q7）を切除することによって圧電／電歪素子31を得る。換言すれば、切除する前まではハニカム状体という強固な枠組みで構成され、切除の後、直ぐに圧電／電歪素子31が得られる（より厳密には壁部Q7を切除しながら圧電／電歪素子31が現れる）ので、製造過程によって圧電／電歪素子31の変形、破損が起こり難い。従って、圧電／電歪素子31を、より高アスペクト比な柱体とした場合であっても、曲がり、折れ等がなく軸線の真直度が $30\mu\text{m}$ 以下という優れた圧電／電歪素子を得ることが可能である。又、比較的シート16が薄い場合や面積の大きい場合に適用することが可能である。

【0191】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法では、成形したシートに孔部、副孔部を形成する際には、打ち抜き加工法、超音波加工法、ブラスト法等、何れの方法を用いることが出来る。尚、所謂グリーンシートに代わり、プレス成形、鋳込み成形等でシート状の生の圧電／電歪シートを準備することも可能である。

【0192】 尚、製造方法の説明文の中で使用している電極、導体膜とは、導電性を有する導体を指す他、熱処理、焼成等を行うことで導電性を示すものも含んでいる。つまり、グリーン状態の電極、導体膜も含んで電極、導体膜と称している。

【0193】 又、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第2の製造方法においては、開孔を形成する壁部Qの切除、セラミック積層体の切断の加工法としては、スライシング加工、ワイヤーソー加工等、何れの方法を用いることが出来る。これらの被加工面は、電極を形成する面ではなく、その加工面は、圧電／電歪素子を機能させるための主面とはならないために、このような切除、切断面があっても影響は小さいからである。

【0194】 その中でも、より好ましい切除、切断の加工法は、加工品質（脱粒、クラック等の有無）の点で、遊離砥粒を用いた機械加工、特にワイヤーソー加工法である。切除、切断の被加工面は圧電／電歪体の従面であり、電極を形成する主面とはならず影響は小さいが、発塵を抑えるという点で被加工面の脱粒、クラック等が少ないことが望ましいからである。尚、閉孔や開孔等の空隙は、予め加工前に、その部分に後で除去可能な樹脂等を充填し、加工時の破損防止を図ることが好ましい。

【0195】 ワイヤーソー加工を行う場合には、クラックの発生、表面状態の点から、ワイヤー径は概ね  $30 \sim 200 \mu\text{m}$  の範囲で行うことが好ましく、その際の加工速度は、概ね  $10 \sim 100 \mu\text{m}/\text{min}$  の範囲で行うことが好ましい。又、ワイヤーの線速度は、速い方がワイヤーの剛性が高まり、加工ブレがなく均一な加工が出来ることから好ましい。ワイヤーの線速度は、使用するワイヤー径、加工幅、材料、寸法に応じて、概ね  $10 \sim 800 \text{m}/\text{min}$  の範囲で調整することが、より好ましい。このような条件を採用することにより、上記した低発塵性マトリクス型圧電／電歪デバイス 1 において、圧電／電歪体 4 の主面が未加工焼成面であることに加えて、被加工面になる主面以外の面も粒内破壊粒子の割合を低減することが出来、パーティクルの発生が、より抑制される。

【0196】 第 2 の製造方法にかかる本例において、セラミックグリーンシート 16, 116, 117 の積層時の位置合わせ方法は、例えば、シート 16, 116, 117 の外形と、概ね同一の内形を有する枠内に、シート 16, 116, 117 を順次重ねるか、若しくは、ガイドピンを立てて、シート 16, 116, 117 に予め開けられたガイド孔を通し順次重ねることにより位置合わせし、その後、加熱圧着してセラミックグリーン積層体 301 の形成を行うことが出来る。

【0197】 又、図 3 (e) における圧電／電歪体側面（主面）への電極形成の方法としては、スパッタリング、真空蒸着、CVD、メッキ、塗布、スプレー等を行うことが出来る。この際、一対の電極が短絡しないようにマスキングを施したのち、実施することが好ましい。他に例えば、全面に電極を形成しておいて、研削等の機械加工やレーザー加工等によってそれらを断線させて一対の電極を

形成することも可能である。

【0198】 2-1-3) 第3の製造方法

【0199】 続いて、第3の製造方法について説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第3の製造方法は、のちに圧電／電歪体を構成するスリットを設けたセラミックグリーンシートと一の孔部を設けたセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す製造方法である。一の孔部を設けたセラミックグリーンシートの積層をする点で第1の製造方法と同じであるが、のちに圧電／電歪体を構成するセラミックグリーンシートに対し、予めスリットを設けたところが異なる。このスリットは、のちに複数の圧電／電歪素子のうち互いに隣設する2つの圧電／電歪素子における電極が形成されない圧電／電歪体の側面（従面）間の空間となる。

【0200】 以下、第3の製造方法の一態様について説明する。本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第3の製造方法は、例えば、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程C1と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置を開口し一の孔部が形成された枠状のセラミックグリーンシートを得る工程C2と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートに対し所定間隔でスリットを設ける工程C3と、少なくとも枠状のセラミックグリーンシートとスリットを設けたセラミックグリーンシートとの積層をして閉孔を有するセラミックグリーン積層体を得る工程C4と、セラミックグリーン積層体を焼成一体化し閉孔を有するセラミック積層体を得る工程C5と、そのセラミック積層体を上記スリットに直交する方向に切断して閉孔の一端を開口するとともに互いに独立した圧電／電歪素子を形成する工程C6と、を有する製造方法である。

【0201】 上記工程C1～工程C6に従う製造方法においては、限定されるものではないが、工程C3において、スリットを設ける所定数のセラミックグリーンシートの両面に対し上記（工程C2）枠状のセラミックグリーンシートの一の孔部に対応する位置に予め電極を形成し、その電極を形成した部分（電極形成

部) をスリットで個割にして、その個割された電極形成部に各々導通する複数の導体膜を形成するとともに、枠状のセラミックグリーンシートに対しその導体膜に対応する位置に一の孔部に連通させた複数の副孔部を形成することが好ましい。副孔部が、のちにスルーホールを構成し、導体膜が、のちにそのスルーホールの内壁に形成された導電体になる態様をとることが出来、配線が容易になるからである。

【0202】 上記工程C1～工程C6に従い、そのままの順序で作製することは、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第3の製造方法の好ましい態様であるが、順序は限定されるわけではない。適宜順序を入れ替えたり、同時に行うことが可能である。工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0203】 上記工程C1～工程C6から電極を形成する工程を省いているが、これは本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第3の製造方法が電極を形成するタイミングを限定しないからである。例えば、シートに電極形成してからスリットを入れてもよく、スリット加工したシートに電極形成してもよい。又、電極形成したシートの積層をして積層体を焼成して切断してもよく、シートの積層をして積層体を焼成して切断した後に、電極を形成しても構わない。

【0204】 上記工程C1～工程C6に従う製造方法によれば、工程C3において、セラミックグリーンシートにスリットを予め設けることにより、主面に機械加工等を施すことなく、焼成前に、個割の圧電／電歪素子（圧電／電歪体）を得ることが出来る。そして、焼成すれば、マトリクス状に一体的に立設された圧電／電歪素子となる。即ち、本発明に係る第3の製造方法は、上記第1、第2の製造方法と異なり、焼成工程の前に個割の圧電／電歪体（圧電／電歪素子）を得ることが出来る製造方法である。

【0205】 上記工程C1～工程C6に従う製造方法の概略工程の一例を、図5(a)～図5(f)に示す。以下、この一例により、具体的に説明する。

【0206】 先ず、上記第2の製造方法に準じ、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを準備する。シートとしては、

図5 (b) に示されるように、上記第2の製造方法と同様の複数のシート16及びシート517に加えてシート617を、それぞれ所定枚数用意する。シート617は、先ず、シート16の両主面に、図5 (a) に示される如く電極18、19、及び、シート517に設けられた副孔部25に対応する位置に焼成後導電体となる導体膜622を形成してシート616を得た後、図5 (b) に示される如く、のちに個割の圧電／電歪素子になるようにスリット605を打抜加工等により形成したものである。尚、電極と導体膜とを区別して説明しているが、これは説明上の区別であって、一の導体パターンの各部位を便宜的にそのように称しているにすぎない。

【0207】 そして、これら所定枚数のシート16、517、617を、積層、圧着し、セラミックグリーン積層体601 (図5 (c) 参照) を得る。積層方法は、この例では、最上層及び最下層をシート16とし、その間において、シート517とシート617と一単位として、圧電／電歪素子がマトリクス状に配置される圧電／電歪デバイスの列 (行) 数に相当する数だけ重ねることによる。最上層、最下層はシート517であってもよい。

【0208】 図5 (c) に示されるセラミックグリーン積層体601は、圧電／電歪材料を主成分とし、その中に図中現れない未焼成の圧電／電歪素子相当の柱体、及び、既に導体膜622が形成されたスルーホール628 (図5 (e) 参照) を有する。そして、セラミックグリーン積層体601を焼成一体化してセラミック積層体603 (図5 (d) 参照) を得る。

【0209】 次いで、図5 (d) に示されるように、切断線650に沿って不要部分を切除し、図5 (e) の通りスルーホール628を露わにするとともに、圧電／電歪素子33を露わにしたセラミック積層体604を得る (圧電／電歪素子33は図5 (e) 中では現れない、図5 (f) に示される)。このセラミック積層体604は、概ね得ようとする低発塵性マトリクス型圧電／電歪デバイスに等しい。必要に応じて分極処理を行えば、低発塵性マトリクス型圧電／電歪デバイス600が完成される (図5 (f) )。尚、図5 (f) に示される低発塵性マトリクス型圧電／電歪デバイス600は、図5 (e) に示されるセラミック積層体604を90° 起こしたところを示しており、図5 (e) に示されるセラミッ

ク積層体 604 ではスルーホール 628 開口面（図中手前、XZ 平面）が側面を形成しているが、図 5（f）に示される低発塵性マトリクス型圧電／電歪デバイス 600 ではスルーホール 628 開口面は下面になっている。

【0210】 尚、第 3 の製造方法にかかる本例では、理解し易いように簡略に説明するために、シート 617 と、副孔部 25 が設けられたシート 517 とを、交互に積層をしており、得られる低発塵性マトリクス型圧電／電歪デバイス 600 は、実質的にシート積層方向に互いに隣設する 2 つの圧電／電歪素子 33（電極 18，19）の間でスルーホール 628 を共用することになり、そのスルーホール 628 を共用する電極 18，19 は駆動時に同一の電位とならざるを得ない。勿論、各圧電／電歪素子 33 の各電極 18，19 について個別のスルーホール 628 を設けてもよい。又、2 以上の圧電／電歪素子 33 において駆動時に同一の電位となる電極は、それらの圧電／電歪素子 33 が隣設しているか否かによらず、スルーホールを共通化させてもよい。

【0211】 例えば、以下のようにセラミックグリーン積層体を作製することにより、各圧電／電歪素子 33 の各電極 18，19 について個別のスルーホール 628 を有する低発塵性マトリクス型圧電／電歪デバイスを得ることが出来る。まず、2 枚のシート 517 とその間のシート 617 とを重ねたセラミックグリーン積層ユニットを複数つくる。次いで、セラミックグリーン積層ユニットとセラミックグリーン積層ユニットとの間に、孔部 515 のみを設けたシート（シート 517 から副孔部 25 を除いたもの）を重ねて、積層、圧着し、セラミックグリーン積層体を構成する。

【0212】 本発明に係る第 3 の製造方法は、圧電／電歪体の主面が未加工焼成面であることは当然ながら、頂部を除いた他の側面（従面）も焼成前に形成された面（焼成後に加工していない面）となるため、パーティクル発生を抑制する上で、更に有効な製造方法である。又、圧電／電歪素子の電極と導体膜（スルーホールの内壁相当）とを一体の導電性材料で形成し得るので、断線のおそれがない。

【0213】 以上、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法について、第 1 ～ 第 3 の 3 つの製造方法を例示して説明した。ところで

、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法により作製される低発塵性マトリクス型圧電／電歪デバイスは、圧電／電歪素子がセラミック基体の上にマトリクス状に立設され一体的に形成された状態で使用することが出来るが、セラミック基体を切断することによって、個々の圧電／電歪素子を得て、得られた圧電／電歪素子を単独で使用することも可能である。即ち、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法は、多数の個別の圧電／電歪素子を効率よく一括して作製する手段として適用することが出来る。

【0214】 (2-2) 低発塵性セル駆動型圧電／電歪デバイスの製造方法

【0215】 次に、本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法について説明する。本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法は、セラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一对の電極とを有し薄壁形状を呈する2以上の圧電／電歪素子が櫛歯状に立設され、セラミック基体と、一の圧電／電歪素子と、その一の圧電／電歪素子に隣設する他の圧電／電歪素子と、一の圧電／電歪素子及び他の圧電／電歪素子を接続する蓋部と、により形成されたセルを有するとともに、電極が形成された圧電／電歪体の側面が未加工焼成面である圧電／電歪デバイスの製造方法である。

【0216】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法は、作製対象が異なるため、セラミックグリーンシートの積層をして得られたセラミックグリーン積層体を焼成した後に行う、切断、切除等の加工の内容が異なるが、のちに圧電／電歪体を構成するセラミックグリーンシートと一の孔部を設けたセラミックグリーンシートの積層をしてセラミックグリーン積層体を得て、そのセラミックグリーン積層体を焼成一体化した後に、所定の加工を施す製造方法である点において、上記した本発明に係る低発塵性マトリクス型圧電／電歪デバイスの第1の製造方法と同じである。

【0217】 以下、本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法の一態様について説明する。本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法は、例えば、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程F1と、その複数のセラミックグリーンシート

のうち所定数のセラミックグリーンシートの所定位置を開口し概ね方形状をなす一の孔部が形成された枠状のセラミックグリーンシートを得る工程F2と、少なくともその一の孔部を設けた所定数のセラミックグリーンシートと、一の孔部を設けていない所定数のセラミックグリーンシートと、の積層をして、セルを有するセラミックグリーン積層体を得る工程F3と、そのセラミックグリーン積層体を焼成一体化し、セルを有するセラミック積層体を得る工程F4と、を有する製造方法である。

【0218】 上記製造方法により、一の孔部を設けていないセラミックグリーンシートの所定部分が、焼成されたセラミック積層体のセルを形成する薄壁形状の壁部を構成し、その壁部に電極が形成され圧電／電歪素子を構成するとともに、一の孔部を設けたセラミックグリーンシートのその一の孔部がセルを構成する。圧電／電歪素子としての電極形成面には機械加工等が全く施されない。

【0219】 上記工程F1～工程F4に従い、そのままの順序で作製することは、本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法の好ましい態様であるが、順序は限定されるわけではない。適宜順序を入れ替えたり、同時に行うことが可能であり、工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0220】 上記工程F1～工程F4から電極を形成する工程を省いているが、これは本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法が電極を形成するタイミングを限定しないからである。上記工程F1～工程F4は圧電／電歪素子が1層の圧電／電歪体で構成される場合の工程であるから、例えば、工程F3の前に、一の孔部が形成されていない所定数のセラミックグリーンシートの所定の位置（一の孔部に対面する位置）に電極を形成しておいてもよく、又、工程F4の後に、セラミック積層体のセルを形成する壁部のうち、孔部を設けていないセラミックグリーンシート部分で構成される壁部の両面に電極を形成してもよい。

【0221】 上記工程F1～工程F4に従う製造方法の概略工程の一例を、図15(a)～図15(e)に示す。作製対象は、独立したセルを2つ有する図16及び図17に示される低発塵性セル駆動型圧電／電歪デバイス150である。

以下、図 15 (a) ~ 図 15 (e) を参照しながら具体的に説明する。尚、以下の説明では、電極を形成する工程をシートの積層をする前に行っている。

【0222】 先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを準備する。準備するシートは、図 15 (a) に示されるように、成形して所定の加工方法により外形加工を行った複数のシート 16 と、成形したシートを各々加工して図示されるように概ね方形状の開口である孔部 155、165 をそれぞれ設けた所定枚数のシート 157、158 と、成形したシートの所定の位置に電極 18、19 を形成した所定枚数のシート 156 である。

【0223】 シート 158 の孔部 165 は、のちに独立したセルを構成し、シート 157 の孔部 155 は、互いに隣設するがセルを形成しない 2 つの圧電／電歪素子の間の空間を構成する。シート 158 とシート 157 はシート 16 と同形状であり、シート 158 の孔部 165 の辺 446 は、図 15 (a) から理解されるように、シート 157 の孔部 155 の辺 445 を一部を残して開口面積が小さくなるように移動したものである。又、のちに圧電／電歪素子となるシート 156 は、積層をされるシート 157、158 の対面する孔部 155、165 の形状、位置に対応するように、その両面に電極 18、19 がそれぞれ形成される。

【0224】 そして、これら所定枚数のシート 16、156、157、158 を、積層、圧着し、セラミックグリーン積層体 151 を得る (図 15 (b) 参照)。積層方法は、この例では、最上層及び最下層をシート 16 とし、その間において、シート 157、156、158、156、157 を一単位として、独立したセルの数に相当する数である 2 つを重ねることによる。尚、シート 157 が連続する場合は 1 つ省いてよい。又、各シートの厚さは、セルの大きさやセルを形成する薄壁形状の圧電／電歪素子の厚さ等の設計に基づいて決定され、シートにの厚さは同じでも異なってもよい。又、例えば液体吐出デバイス等を作製する場合には、のちに液体の供給孔及び吐出孔になる部分等を、予めシートに設けておくことも好ましい。

【0225】 図 15 (b) に示されるセラミックグリーン積層体 151 は、その積層体の中に存在し図中現れない閉塞したセルを有し、そのセルは、シート 16 又はシート 156 で挟まれたシート 157 の孔部 155 又はシート 158 の孔

部 165 により構成される。そして、セラミックグリーン積層体 151 を焼成一体化してセラミック積層体 153 (図 15 (c) 参照) を得る。尚、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法と同様に閉塞したセルはガス抜き孔等で外界とつながっていることが好ましいことはいうまでもない。

【0226】 次いで、図 15 (c) に示されるように、切断線 140 a, 140 b に沿って不要部分を切除し、図 15 (d) の通り閉塞したセルの一端を開口して露わとなったセル 163 を有するセラミック積層体 154 を得る。切断線 140 a は、セル 163 を形成しないシート 157 の孔部 155 相当部分を開口し且つセル 163 を形成するシート 158 の孔部 165 相当部分は蓋部 167 が残り開口されない位置に引かれる。

【0227】 そして、セラミック積層体 154 に対し電極 18, 19 に接続した電極端子 20, 21 を形成し、必要に応じて分極処理を行い、低発塵性セル駆動型圧電／電歪デバイス 150 を完成する (図 15 (e))。図 15 (e) に示される低発塵性セル駆動型圧電／電歪デバイス 150 は、図 15 (d) に示されるセラミック積層体 154 に対し 90° 寝かされて表されている。

【0228】 上記方法では、予め、のちにセル 163 を構成する孔部 165 を有するシート 158 と、セル 163 を形成しない孔部 155 を有するシート 157 を用意し、それらの積層をして、切断時に蓋部 167 を残すことによって、蓋部 167 もセラミック基体 2 及び圧電／電歪素子と一体的になるように製造したが、シート 158 を用いず、シート 16, 156 の他にセル 163 を形成しない孔部 155 を有するシート 157 のみの積層をして切断時に閉塞したセルの 2 つの端面を開口した後に、蓋部を後付けしてもよい。この方法では、蓋部の取り付け以外は、セルが独立しているもの、セルが独立していないものとも、概ね同じ工程で作製出来る。

【0229】 又、本発明に係る低発塵性セル駆動型圧電／電歪デバイスでは、セルは密閉されていてもよく、図 15 (c) に示される工程のうち、少なくとも切断線 140 b に沿った切除は行わなくてもよい。特に本例ではシートの積層をする前に電極を形成しているので、最初から密閉されたセルを有する低発塵性セル駆動型圧電／電歪デバイスを得るのに好適である。

【0230】 尚、シートに孔部等を形成する加工手段、切断にかかる加工手段、シートの積層手段、あるいは、電極形成手段等は、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法に準じた方法が採用可能である。

【0231】 上記工程F1～工程F4に従う製造方法は、圧電／電歪体を1層有する圧電／電歪素子が立設された低発塵性セル駆動型圧電／電歪デバイスを作製する方法であるが、本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法は、2層以上の圧電／電歪体と、その2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有する圧電／電歪素子が立設された低発塵性セル駆動型圧電／電歪デバイスを作製することが可能である。

【0232】 例えば、のちに圧電／電歪体を構成する一の孔部を設けていない2枚以上のシートを用意し、それらの間の面及び両外面に所定形状パターンの電極を予め形成し、それらシートの積層をして得られたセラミックグリーン積層体を焼成一体化し、所定の加工を施せば、2層以上の圧電／電歪体と、その2層以上の圧電／電歪体の両外面及び2層以上の圧電／電歪体の間に形成された電極と、を有する圧電／電歪素子を作製出来る。

【0233】 (3) ガイド付マトリクス型圧電／電歪デバイス

【0234】 次に、本発明に係るガイド付マトリクス型圧電／電歪デバイスについて説明する。図8(a)は、本発明に係るガイド付マトリクス型圧電／電歪デバイスの一実施形態を示す斜視図であり、図8(b)は、図8(a)におけるK視側面図である。図示されるようにガイド付マトリクス型圧電／電歪デバイス80は、セラミック基体2上に、圧電／電歪体104と一对の電極18, 19とを有する複数の圧電／電歪素子31が形成されてなり、圧電／電歪体104がセラミック基体2上で変位を起こすことにより圧電／電歪素子31が駆動する圧電／電歪デバイスである。ガイド付マトリクス型圧電／電歪デバイス80は、本発明に係るガイド付マトリクス型圧電／電歪デバイスにおける以下の必須の特徴及び好ましい特徴を備えている。

【0235】 3-a) 圧電／電歪素子の位置ずれ抑制

【0236】 ガイド付マトリクス型圧電／電歪デバイス80は、セラミック基

体 2 上に立設された複数の圧電／電歪素子 3 5 を構成する圧電／電歪体 1 0 4 の先端部に凸部材 1 7 が設けられているところに本発明に係るガイド付マトリクス型圧電／電歪デバイスの必須の特徴を発現している。

【0237】 一の圧電／電歪素子 3 5 において凸部材 1 7 は圧電／電歪体 1 0 4 の先端部に圧電／電歪体 1 0 4 を挟むように 2 つ設けられ、各々の凸部材 1 7 は電極形成面と概ね平行な面を有する柱状体を呈する。図 8 (b) で理解されるように、凸部材 1 7 が設けられない場合の互いに隣設する 2 つの圧電／電歪素子 3 5 の間に存在する最小間隔（即ち互いに隣設する 2 つの圧電／電歪素子 3 5 の電極 1 8, 1 9 面間に相当）に比較して、凸部材 1 7 が設けられたことにより互いに隣設する 2 つの圧電／電歪素子 3 5 の互いに対面する凸部材 1 7 間が当該最小間隔になって、より狭まる。

【0238】 その結果、駆動動作と関係なく一の圧電／電歪素子 3 5 の位置の変動し得る範囲が、隣設する他の圧電／電歪素子 3 5 によって、電極面どうしの接触なく一定範囲内に限定される。又、一の圧電／電歪素子 3 5 が、図 8 (b) 中の S 方向に伸縮駆動するものである場合に、その駆動方向の変動する範囲は、隣設する他の圧電／電歪素子 3 5 によって、電極面どうしが接することなく一定範囲内に限定される。即ち、一の圧電／電歪素子 3 5 は、駆動時及び静止時において、自らの凸部材 1 7 及び隣設する他の圧電／電歪素子 3 5 の凸部材 1 7 によって定まる相対的な一定範囲の位置に導かれる。

【0239】 一般に、セラミックス材料からなる多数の高アスペクト比の柱状体を狭ピッチで平面（例えばセラミック基体表面）上に立設した構造を形成する場合、焼成収縮の不均一や柱状体に加工する際の加工ダメージ等により柱上体の反りが生じたりして、位置精度が悪化し易い。

【0240】 又、高アスペクト比の柱状形態をした圧電／電歪素子を駆動させたときには、圧電／電歪素子に生じる歪みに僅かでも不均一が生じたり、振動等の外乱によっても、駆動方向が意図するものにならないことも生じ得た。駆動方向が意図するものにならないと、駆動中に、互いに隣設する 2 つの圧電／電歪素子の電極面どうしが接触するまでの範囲で、例えば横振れ等の位置変動を生じ得ることになり、多くの場合圧電／電歪素子の頂部である作用点がずれ易い。

【0241】 上記した生じ得る問題は、圧電／電歪デバイスに、より大きな変位量とより高い発生力を求め、高アスペクト比な態様にすると生じ易くデバイスの信頼性が低下し易い。それに対してガイド付マトリクス型圧電／電歪デバイス 80 によれば、圧電／電歪素子（圧電／電歪体）を高アスペクト比にして、より低電圧でより大きな変位量と高い発生力が得られるようにしても、圧電／電歪素子の駆動時及び静止時の位置ずれが抑制されて、互いに隣設する 2 つの圧電／電歪素子の電極面どうしの接触が生じず、圧電／電歪素子の駆動にかかる作用点のずれの発生が抑えられ、上記問題を生じ得ない。

【0242】 又、ガイド付マトリクス型圧電／電歪デバイス 80 では、圧電／電歪体 104 の先端部に圧電／電歪体 104 を挟むように凸部材 17 が設けられ、各々の凸部材 17 は圧電／電歪体 104 の頂部と概ね平行な面を有する柱状体であるため、圧電／電歪素子 35 が S 方向（図 8（b））に伸縮駆動し作用点が圧電／電歪素子 35 の頂部になる場合に、作用点の面積が拡大され誤作動が生じ難くなり、圧電／電歪デバイスとしての信頼性が向上する。

【0243】 尚、ガイド付マトリクス型圧電／電歪デバイス 80 は、凸部材 17 を有するという形状に現れる特徴によって圧電／電歪素子の位置ずれを抑制し高性能化と高信頼性を図り得るが、上記従来の問題の発生原因、例えば圧電／電歪素子内部の残留応力を排除するわけではなく、併せて材料、製造過程、分極処理、加工方法等を改善することが望ましく、又、これらの改善による効果とガイド付マトリクス型圧電／電歪デバイス 80 の特徴のもたらす効果とは併存し得るものである。

【0244】 ガイド付マトリクス型圧電／電歪デバイス 80 において、後述する製造方法に明示されるように、凸部材 17 は圧電／電歪体 104 と一体化して作製することが出来るが、位置ずれ抑制の効果を得る手段として、例えば互いに隣設する 2 つの圧電／電歪体素子 35 の間に別体の部品を配置することも可能である。但し、そのような手段はデバイスを構成する部品数の増大し、別体の部品と圧電／電歪体素子 35 との位置調整作業が生じ得て、別置の部品の作製工程を含め製造工程がより多くなる等の観点から、凸部材 17 は圧電／電歪体 104 と一体化して作製することが好ましい。

【0245】 3-b) 圧電／電歪体の根元部に階段状部材設置

【0246】 ガイド付マトリクス型圧電／電歪デバイス80は、図8(a)、図8(b)に示されるように、個々の圧電／電歪素子35は、圧電／電歪体104の根元部に、山側部材27及び谷側部材47とからなる階段状部材85が設けられている。階段状部材85により、圧電／電歪素子35とセラミック基体2とのエッジ部分(断面を示す図8(b)中のM点部分)への応力集中が緩和され、圧電／電歪素子35の機械的強度が向上することから、長期にわたり駆動動作を繰り返しても誤作動、故障の発生率が低い信頼性の高い圧電／電歪デバイスとなり得る。

【0247】 その他にガイド付マトリクス型圧電／電歪デバイス80は、後述する製造方法によって、圧電／電歪体の未加工焼成面に電極を形成することが可能である。即ち、低発塵なガイド付マトリクス型圧電／電歪デバイスとすることが出来、そのような態様も好ましい。

【0248】 更に、ガイド付マトリクス型圧電／電歪デバイス80は、図8(a)に示されるように、セラミック基体2を挟んで圧電／電歪素子35が配置される面とは反対側の面に、電極端子20, 21が形成されていて、電極18と電極端子20、及び、電極19と電極端子21とが、階段状部材85を貫通し導電体(導電性材料)が内壁に形成されたスルーホール228と、セラミック基体2の内部を貫通し導電体が内壁に形成されたスルーホール128とにより配線される態様をとっている。このように駆動部である圧電／電歪素子35とは反対側に電極端子20, 21を形成しておくことにより、のちに電界をかけるための電源接続作業が容易となり、製造工程に起因する歩留まり低下を防止し得る。

【0249】 以上、ガイド付マトリクス型圧電／電歪デバイス80について、本発明に係るガイド付マトリクス型圧電／電歪デバイスにおける必須の特徴及び好ましい特徴を含め、その態様を説明したが、本発明に係るガイド付マトリクス型圧電／電歪デバイスは、ガイド付マトリクス型圧電／電歪デバイス80の態様に限定されるものではない。既に説明した低発塵性マトリクス型圧電／電歪デバイス800の如く、一の圧電／電歪素子において圧電／電歪体を2層以上有する態様をとることも可能である。又、上記必須の特徴及び好ましい特徴にかかり他

の態様も考えられる。次に、特徴にかかる別の態様を例示し説明する。

【0250】 本発明に係るガイド付マトリクス型圧電／電歪デバイスにおいては、位置ずれ抑制手段として圧電／電歪体に凸部材を設けるが、凸部材は、セラミック基体の上に立設された複数の圧電／電歪素子のうち、少なくとも互いに隣設する2つの圧電／電歪素子において一方の圧電／電歪素子における圧電／電歪体の少なくとも先端部に設ければよい。

【0251】 凸部材の設置態様を図9(a)～図9(f)に例示する。図9(a)は、ガイド付マトリクス型圧電／電歪デバイス80に示した態様であり最も好ましい態様である。その他、位置ずれを抑制するためには、凸部材は圧電／電歪体の少なくとも先端部に設ければよいのであるから、図9(b)に示される凸部材917、図9(c)に示される凸部材918の如く、凸部材17と同じ柱状体であって別の形状を呈していてもよく、又、図9(d)に示される凸部材919の如く半円形状であってもよい。更に、図9(e)に示される如く先端部以外に凸部材918が設けられていてもよい。圧電／電歪素子（圧電／電歪体）の先端部以外（中間部分等）においても位置ずれが抑制出来るからである。又、凸部材は少なくとも互いに隣設する2つの圧電／電歪素子の一方の圧電／電歪素子に設ければよいのであるから、ガイド付マトリクス型圧電／電歪デバイス80における1つの圧電／電歪素子あたり2つの凸部材17のうち1つを除いた態様であってもよい（図9(f)）。この態様でも電極面どうしの接触を避けることは可能である。

【0252】 又、本発明に係るガイド付マトリクス型圧電／電歪デバイスにおいては、個々の圧電／電歪素子は、圧電／電歪体の根元部に階段状部材が設けられるが、階段状部材は階段状を呈するものであればよく、山側部材及び谷側部材の数は限定されない。

【0253】 階段状部材の設置態様を図10(a)～図10(c)に例示する。図10(a)は、ガイド付マトリクス型圧電／電歪デバイス80に示した態様であり最も好ましい態様である。図8(a)、図8(b)から理解されるように、谷側部材47は、互いに隣設する2つの圧電／電歪素子において階段状部材の一部となり、換言すれば2つの圧電／電歪素子が1つの谷側部材47を共有し、

互いに隣設する 2 つの圧電／電歪素子の間隔を決定する役割を果たすので、セラミック基体における圧電／電歪素子の配置の位置（圧電／電歪体の根元部の位置）決めが容易である。その他、圧電／電歪素子とセラミック基体とのエッジ部分への応力集中を緩和するためには、図 10（b）に示される如く山側部材 27 のみからなる階段状部材 86 でもよく（谷側部材のみも同様）、図 10（c）に示される如く山側部材 27 と谷側部材 47 の間に中間部材 57 を設けてなる階段状部材 87 でもよく、勿論、部材が 4 層以上であってもよい。

【0254】 （4）ガイド付マトリクス型圧電／電歪デバイスの製造方法

【0255】 次に、本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法について説明する。本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法は、厚肉のセラミック基体の上に、圧電／電歪体とその圧電／電歪体の側面に形成された少なくとも一对の電極とを有し柱体形状を呈する複数の圧電／電歪素子がマトリクス状に立設され、セラミック基体と圧電／電歪素子とが一体的に形成され、複数の圧電／電歪素子のうち少なくとも互いに隣設する圧電／電歪素子の一方における圧電／電歪体の少なくとも先端部に凸部材が設けられた圧電／電歪デバイスの製造方法である。

【0256】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法は、圧電／電歪材料を主成分とする複数のセラミックグリーンシートを用意する工程 E1 と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置を開口し概ね方形状の一の孔部が形成された枠状のセラミックグリーンシート F a を得る工程 E2 と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの両面に対しセラミックグリーンシート F a の一の孔部に対応する位置に電極を形成する工程 E3 と、複数のセラミックグリーンシートのうち所定数のセラミックグリーンシートの所定位置を開口しセラミックグリーンシート F a の概ね方形状の一の孔部より一辺を拡げた拡大孔部が形成された枠状のセラミックグリーンシート F b を得る工程 E4 と、セラミックグリーンシート F a を両面に電極が形成されたセラミックグリーンシートの片面乃至両面に重ねて積層をして複数のセラミックグリーン積層ユニットを得る工程 E5 と、セラミックグリーンシート F b を最外層としてセラミックグリーンシ

ートF bとセラミックグリーン積層ユニットとを交互に積層をしてセラミックグリーン積層体を得る工程E 6と、セラミックグリーン積層体を焼成一体化し、閉孔を有するセラミック積層体を得る工程E 7と、セラミック積層体を、セラミックグリーンシートF bの拡大孔部を形成する上記一辺に沿って又は上記一辺より僅かに拡大孔部側で切断し、閉孔の一端を開口してなる閉孔を有するセラミック積層体を得る工程E 8と、セラミック積層体の閉孔を形成する壁部に交差し且つ閉孔の深さ方向に切込を入れる工程E 9と、を有することに特徴がある。

【0257】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法においては、所定数のセラミックグリーンシートF aにおいて一の孔部に連通する複数の副孔部を形成する所定数のセラミックグリーンシートF aにおいて一の孔部に連通する複数の副孔部を形成するとともに、電極が形成されたセラミックグリーンシートの両面に対しセラミックグリーンシートF aの副孔部に対応する位置に電極を形成することが好ましい。副孔部と副孔部に対応する位置に形成された電極とが、のちに内壁に導電体が形成されたスルーホールを構成する態様をとることが出来、配線が容易になるからである。

【0258】 上記工程E 1～工程E 9に従い、そのままの順序で作製することは、本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法の好ましい態様であるが、順序は限定されるわけではない。適宜順序を入れ替えたり、同時に行うことが可能である。電極を形成したシートの積層をして、積層体を焼成し、切断し、切込を入れるのではなく、例えば、積層をするシートのうち電極を形成したシート及び一の孔部が形成されたシートF aの所定の位置に予めスリットを設け、各シートの積層をして、積層体を焼成して、焼成後に切断のみ行うことも可能である。このように、工程の入れ替えが行われる場合には、それに伴って各工程にかかる被処理体は当然に変わる。

【0259】 上記製造方法により、電極が形成されたセラミックグリーンシートが圧電／電歪素子となり、そのセラミックグリーンシート自体は圧電／電歪素子を構成する圧電／電歪体となる。又、セラミックグリーンシートF aに形成された一の孔部とセラミックグリーンシートF bに形成され一の孔部より一辺を拡大した拡大孔部との面積の差にあたるセラミックグリーンシートF aの一部分が電

極が形成されたセラミックグリーンシートと積層をされる。そして、各シートの積層をして焼成して得られたセラミック積層体を、上記一辺に沿って又は上記一辺より僅かに拡大孔部側で切断するので、上記セラミックグリーンシート F a の一部分が電極が形成されたセラミックグリーンシートの端部側に残り、圧電／電歪体の先端部に設けられた凸部材となる。

【0260】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法の概略工程の一例を、図13(a)～図13(g)に示す。この例は、図8(a)に示したガイド付マトリクス型圧電／電歪デバイス80を作製する方法として示されている。従って、凸部材の他、圧電／電歪体の根元部に階段状部材が設けられたガイド付マトリクス型圧電／電歪デバイスを作製可能な方法として示されている。以下、この一例により、具体的に説明する。

【0261】 先ず、後述する圧電／電歪材料を主成分とする所定枚数のセラミックグリーンシートを準備する。このシートは、従来知られたセラミックス製造方法により作製出来る。例えば、後述する圧電／電歪材料粉末を用意し、これにバインダ、溶剤、分散剤、可塑剤等を望む組成に調合してスラリーを作製し、これを脱泡処理後、ドクターブレード法、リバーズロールコーター法等のシート成形法によって、シートを得ることが出来る。

【0262】 次に、成形したシートを所定の加工方法により各々加工して、図13(a)、図13(b)に示されるシート411、シート416、シート417を、それぞれ所定枚数作製する。シート417は、図示されるように概ね方形形状の孔部415とその孔部415に続くスリット状の副孔部425を設けたものである。シート416は、その片面（図中において表面）に、電極18、及び、シート417に設けられた副孔部425に対応する位置に導体膜422を、他方の面（図中において裏面）には、図示されていないが、電極19、及び、同様に副孔部425に対応する位置に導体膜を形成したものである。このシート416が、のちに圧電／電歪素子を構成する。

【0263】 シート411には、図示されるように概ね方形形状の孔部315が設けられている。孔部315の形状は、シート417に設けられた概ね方形形状の孔部415を、Y軸方向に拡大したものである。即ち、孔部315の辺442は

孔部 415 の辺 441 を Y 軸方向に伸ばたものであり、孔部 315 の辺 443 は孔部 415 において副孔部 425 が連通した辺 444 を Y 軸（-Y）方向に伸ばたものである。辺 442 を辺 441 に対し伸ばる Y 軸方向の長さは、設けようとする凸部材の形状により決定される。辺 441 側におけるシート 417 とシート 411 との面積の差、換言すればシート 411 の上にシート 417 を重ねたときに上から見えるシート 411 の一部分が、のちに凸部材を形成する。又、辺 443 を辺 444 に対し伸ばる Y 軸（-Y）方向の長さは、設けようとする階段状部材の形状により決定される。伸ばた Y 軸（-Y）方向の長さが山側部材と谷側部材の高さの差になる。

【0264】そして、これらシート 411, 416, 417 を、積層、圧着し、セラミックグリーン積層体 401（図 13（c）参照）を得る。積層方法は、この例では、図 13（a）、図 13（b）に示されるように、先ず、シート 416 をシート 417 で挟むようにして積層をしてセラミックグリーン積層ユニット 421 を得て、そのセラミックグリーン積層ユニット 421 とシート 411 とを、最上層及び最下層がシート 411 となるように、交互に積層をする。勿論、シート 411, 416, 417 を一度に積層をしても構わない。セラミックグリーン積層ユニット 421 の積層数は、圧電／電歪素子がマトリクス状に配置される圧電／電歪デバイスの列（行）数に相当する数により決定すればよい。

【0265】図 13（c）に示されるセラミックグリーン積層体 401 は、圧電／電歪材料を主成分とし、積層体の中に存在し図中現れない閉孔及びスルーホール 128（図 13（e）参照）を有する。閉孔は、シート 417 の孔部 415 により構成される。又、スルーホール 128 は、シート 417 に設けられた副孔部 425 により構成される。そして、セラミックグリーン積層体 401 を焼成一体化してセラミック積層体 403（図 13（d）参照）を得る。

【0266】次いで、図 13（d）に示されるように、切断線 450, 460 に沿って不要部分を切除し、図 13（e）に示されるようにスルーホール 128 を露わにするとともに、図 13（f）の通り薄い開孔 405 を有するセラミック積層体 404 を得る。尚、切除により閉孔の一の端面を開口して開孔 405 が形成される。又、切断線 450 は図示されるように閉孔のならびに垂直（XZ 平面

に平行) 且つ焼成前のセラミックグリーン積層体 401 を構成するシート 411 の辺 442 より僅かにシート 411 の孔部 315 側 (図中手前側) に沿った線であり、切断線 460 は図示されるようにスルーホール 128 のならびに垂直 (XZ 平面に平行) 且つ焼成前のセラミックグリーン積層体 401 を構成するシート 411 の辺 443 よりセラミック積層体 403 の端面側 (図中手前側) の線である。

【0267】 尚、図 13 (f) に示されるセラミック積層体 404 は、図 13 (e) に示されるセラミック積層体 404 を  $90^\circ$  起こしたところを示しており、図 13 (e) に示されるセラミック積層体 404 ではスルーホール 128 開口面 (図中手前、XZ 平面) が側面を形成しているが、図 13 (f) に示されるセラミック積層体 404 ではスルーホール 128 開口面は下面になっている。

【0268】 そして、図 13 (f) に示されるセラミック積層体 404 において、図示されるように切込線 451 に沿って不要部分を切除し、先端部に凸部材 17 が設けられ、根元部に階段状部材 85 が設けられた個割の圧電／電歪素子 35 を得る。ここで不要部分とは圧電／電歪素子 35 を構成しない部分であり、この不要部分の取り方によって、圧電／電歪素子 35 の形状、及び、一の圧電／電歪素子 35 とそれに隣設する他の圧電／電歪素子 35 との主面間ではない (X 軸方向の) 間隔、が決定される。尚、一の圧電／電歪素子 35 とそれに隣設する他の圧電／電歪素子 35 との主面間 (Z 軸方向) の間隔は予めシート 411 の厚さによって決定されている。その後、必要に応じて分極処理を行い、圧電／電歪素子 35 を配列したガイド付マトリクス型圧電／電歪デバイス 80 を完成する。

【0269】 図 14 (a) ~ 図 14 (c) は、セラミック積層体 403 への切断及びセラミック積層体 404 への切込の過程を、圧電／電歪素子 35 の先端部となる部分を拡大し、みる角度を変えて、示した図である。図 14 (a)、図 14 (b) に示されるように、セラミック積層体 403 の切断は、閉孔のならびに垂直 (XZ 平面に平行) 且つ焼成前のセラミックグリーン積層体 401 を構成するシート 411 の一部を切除するように行われる。切断面で閉孔が開いて開孔 405 となり、圧電／電歪体 104 となるシート 416 の先端部において凸部材 17 となるシート 417 が切り離されシート 411 の厚さ分の距離が対向する凸部

材 17 の間隔 G となる。又、図 14 (b)、図 14 (c) に示されるように、セラミック積層体 404 の切込は、圧電／電歪体 104 となるシート 416 に交差し且つ開孔 405 の深さ方向 (Y 軸 (-Y) 方向) に行われる。

【0270】 本方法によれば、圧電／電歪素子の電極 18, 19 と導体膜 422 (スルーホールの内壁相当) との間の断線のおそれがなく、導通信頼性が高い。尚、個々のシートの段階で互いに隣設する 2 つの圧電／電歪体 (圧電／電歪素子) 間の空間に相当するスリットを予め設けておき (対象はシート 417 で、のちに凸部材となる部分、及びシート 416)、それらの積層をすることも可能である。この場合、後でセラミック積層体に切込を入れる必要がない。又、本方法ではグリーンシート 417 に形成され、のちにスルーホールになる副孔部 425 はグリーンシートの端部と連通しない態様となっているが、それら副孔部 425 が端部と貫通する態様で形成されていてもよい。この場合、図 13 (d) に示されるセラミック積層体 403 の切断のうち、副孔部 425 側 (図中手前側) のスルーホール 128 を露わにする切断工程は不要となる。

【0271】 上記製造方法により、シート 416 の電極 18, 19 が形成された面は、焼成されるだけで、シート両面は、何ら機械加工等を施されることなく未加工焼成のまま圧電／電歪体 104 の主面を構成することになる。従って、圧電／電歪素子 35 を構成する圧電／電歪体 104 の主面において、クラック発生確率は極低くなり、その主面の圧電／電歪材料の結晶粒子には粒子内部で破壊を受けた粒子が存在せず、切り粉や砥粒の残留が生じることはない。即ち、得られたガイド付マトリクス型圧電／電歪デバイス 80 は低発塵性を有する。

【0272】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法におけるシートに孔部等を形成する加工手段は、打ち抜き加工法、超音波加工法、ブラスト法等、何れの方法を用いることが出来る。又、所謂グリーンシートに代わり、プレス成形、鋳込み成形等でシート状の生の圧電／電歪シートを準備することも可能である。切除、切断にかかる加工法としては、スライシング加工、ワイヤーソー加工、レーザー加工、ウォータージェット加工等、何れの方法を用いることが出来る。圧電／電歪体側面 (主面) への電極形成の方法としては、スパッタリング、真空蒸着、CVD、メッキ、塗布、スプレー、スクリーン印刷

等で行うことが出来る。

【0273】 (5) 材料

【0274】 続いて、以下に、本発明に係る圧電／電歪デバイスに用いられる材料について説明する。

【0275】 先ず、圧電／電歪体並びにセラミック基体の材料、即ち、圧電／電歪材料について説明する。圧電／電歪材料としては、圧電効果若しくは電歪効果等の電界誘起歪みを起こす材料であれば、問われるものではない。結晶質でも非晶質でもよく、又、半導体セラミックスや強誘電体セラミックス、あるいは反強誘電体セラミックスを用いることも可能である。用途に応じて適宜選択し採用すればよい。又、分極処理が必要な材料であっても必要がない材料であってもよい。

【0276】 更には、セラミックスに限定されず、P V D F (ポリフッ化ビニリデン) 等の高分子からなる圧電材料、又は、これら高分子とセラミックスの複合体であってもよい。但し、この場合は、高分子材料の耐熱性の点から、焼成して素子を形成するというものではなく、高分子材料の熱硬化程度の熱処理を施すことにより素子を形成する。

【0277】 具体的には、セラミックス材料として、圧電セラミックス若しくは電歪セラミックスとして、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、アンチモンズ酸鉛、マンガンタングステン酸鉛、コバルトニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、チタン酸ビスマスネオジウム (B N T)、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等を単独、混合物あるいは固溶体として含有するセラミックスが挙げられる。

【0278】 これらのセラミックスは、圧電／電歪体を構成するセラミックス並びにセラミック基体成分中に50重量%以上を占める主成分であることが好ましく、特に、高い電気機械結合係数と圧電定数を有し、焼成工程を経ても安定した材料組成のものが得られ易い点において、ジルコン酸チタン酸鉛を主成分とする材料 (P Z T系)、チタン酸ビスマスネオジウムを主成分とする材料 (B N T系)、マグネシウムニオブ酸鉛を主成分とする材料 (P M N系)、ニッケルニオ

ブ酸鉛を主成分とする材料（PNN系）、ジルコン酸鉛とチタン酸鉛とマグネシウムニオブ酸鉛の混合物あるいは固溶体を主成分とする材料、ジルコン酸鉛とチタン酸鉛とニッケルニオブ酸鉛の混合物あるいは固溶体を主成分とする材料若しくは、チタン酸ナトリウムビスマスを主成分とする材料が好適に用いられる。

【0279】 尚、セラミックス結晶粒の平均粒径は、変位発生部たる圧電／電歪体の機械的強度を重視する設計においては、 $0.05 \sim 2 \mu\text{m}$ であることが好ましい。変位発生部たる圧電／電歪体の機械的強度が高められるからである。変位発生部たる圧電／電歪体の伸縮特性を重視する設計においては、結晶粒の平均粒径は、 $1 \sim 7 \mu\text{m}$ であることが好ましい。高い圧電特性を得られるからである。

【0280】 電極並びにスルーホール、ビアホールの使用される導体の材料としては、常温で固体であれば特に規制されるものではなく、例えば金属単体であっても、合金であってもよく、又、酸化ジルコニウム、酸化ハフニウム、酸化チタン、酸化セリウム等の絶縁性セラミックスと金属単体、若しくはその合金との混合物であっても、何ら差し支えない。圧電／電歪体焼成前に形成する場合には、より好ましくは、白金、パラジウム、ロジウム等の高融点貴金属類、あるいは銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とする電極材料、あるいは白金と基体材料や例えば圧電／電歪材料との混合物並びにそのサーメット材料が好適に用いられる。

【0281】 凸部材や階段状部材については、圧電／電歪体の材料と熱膨張率が近いことが好ましく、特にセラミックスからなり、焼成により圧電／電歪体と一体化することが好ましいが、圧電／電歪体の材料と同一のセラミックスでもよいし、異なってもよい。例えば、安定化された酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、酸化チタン、スピネル、ムライト、窒化アルミニウム、窒化珪素、ガラス、これらの混合物等を用いることが出来る。

【0282】 以上、本発明の圧電／電歪デバイス及びその製造方法について説明してきたが、本発明にいう圧電／電歪デバイスは、電界によって誘起される歪みを利用してまとまった機能を果たすユニットを示し、圧電／電歪素子を構成要素とするアクチュエータ、センサ等を含むものである。又、狭義の意味での、印

加電界に概ね比例した歪みを発生する圧電効果、印加電界の二乗に概ね比例した歪みを発生する電歪効果を利用する圧電／電歪デバイスに限定されず、強誘電体材料全般にみられる分極反転、反強誘電体材料にみられる反強誘電相－強誘電相間の相転移、等の現象を利用する圧電／電歪デバイスも含まれる。従って、本明細書中で単に圧電特性と記すときにも、これら現象に基づく特性を含むことが理解されるべきである。又、分極処理が行われるか否かについても、圧電／電歪デバイスを構成する圧電／電歪素子の圧電／電歪体に用いられる材料の性質に基づいて適宜決定される。従って、本明細書中において、分極処理するという場合には、分極処理が必要な材料を対象としていることが前提であると理解されるべきである。

#### 【0283】

【発明の効果】 以上、詳述したように、本発明に係る低発塵性圧電／電歪デバイスは、パーティクルの発生が抑えられていて長期にわたり継続して安定した変位動作を実現する。なかでも、本発明に係る低発塵性マトリクス型圧電／電歪デバイスは、パーティクルの発生の抑制に加えて、複数の圧電／電歪素子を独立して極高密度に配置出来、適用装置類の小型化に寄与する。又、圧電／電歪素子（圧電／電歪体）を高アスペクト比体にすることが出来るので、大きな変位量、高い発生力、大発生電荷等の高い圧電性能が発現出来る。

【0284】 一方、本発明に係るガイド付マトリクス型圧電／電歪デバイスは低発塵性である態様を必須としないが、この効果を除いて同様の効果が発現し得るものであり、又、製造方法によってはパーティクルの発生を抑制することが可能である。本発明に係る圧電／電歪デバイスを、光スイッチや光合分波器、可変光減衰器等の光通信デバイス、ディスプレイ及びプロジェクタ等の画像表示装置、液滴吐出装置、マイクロポンプ、半導体製造装置用の精密ガス流量制御装置、各種センサ等に適用することにより、それら装置の長期にわたる信頼性向上、小型化、性能向上等を図ることが出来る。

#### 【図面の簡単な説明】

【図1】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、図1（a）は斜視図であり、図1（b）は図1（a）における

J 視側面図である。

【図 2】 従来の圧電／電歪デバイスの適用例を示す垂直断面図であり、図 2 (a) は適用例である光スイッチにおいてアクチュエータ部作動状態を表し、図 2 (b) は適用例である光スイッチにおいてアクチュエータ部非作動状態を表す。

【図 3】 図 3 (a) ～図 3 (g) は本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 4】 図 4 (a) ～図 4 (g) は本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 5】 図 5 (a) ～図 5 (f) は本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 6】 図 6 (a) ～図 6 (f) は本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 7】 図 7 (a) ～図 7 (f) は本発明に係る低発塵性マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図であり、図 7 (g) は製造された低発塵性マトリクス型圧電／電歪デバイスを部分拡大した斜視図である。

【図 8】 本発明に係るガイド付マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、図 8 (a) は斜視図であり、図 8 (b) は図 8 (a) における K 視側面図である。

【図 9】 図 9 (a) ～図 9 (f) は、本発明に係るガイド付マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、凸部材の種々の態様を表す斜視図である。

【図 10】 図 10 (a) ～図 10 (c) は、本発明に係るガイド付マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、階段状部材の種々の態様を表す側面図である。

【図 11】 図 11 (a)、図 11 (b) は、本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、圧電／電歪体の分極処理によって圧電／電歪素子の駆動方向が変わる例を表す圧電／電歪素子の部分断面図である。

【図 12】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形

態を示す図であり、マイクロミラーアレイのアクチュエータとして適用した例を示す斜視図である。

【図 13】 図 13 (a) ~ 図 13 (g) は本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 14】 図 14 (a) ~ 図 14 (c) は、図 13 (a) ~ 図 13 (g) に示す本発明に係るガイド付マトリクス型圧電／電歪デバイスの製造方法において、工程の一部を別の角度からみた斜視図である。

【図 15】 図 15 (a) ~ 図 15 (e) は本発明に係る低発塵性セル駆動型圧電／電歪デバイスの製造方法の一例を示す説明図である。

【図 16】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスの一実施形態を示す斜視図である。

【図 17】 図 16 に示される低発塵性セル駆動型圧電／電歪デバイスの断面図である。

【図 18】 本発明に係る低発塵性セル駆動型圧電／電歪デバイスの他の実施形態を示す断面図である。

【図 19】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、図 19 (a) はマイクロミラーアレイのアクチュエータとして適用した他の例を示す斜視図であり、図 19 (b) は側面図である。

【図 20】 本発明に係る低発塵性マトリクス型圧電／電歪デバイスの一実施形態を示す図であり、図 20 (a) はマイクロミラーアレイのアクチュエータとして適用した更に他の例を示す斜視図であり、図 20 (b) は側面図である。

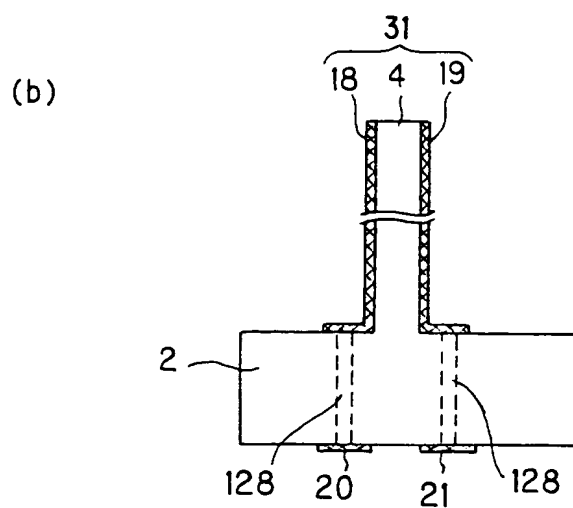
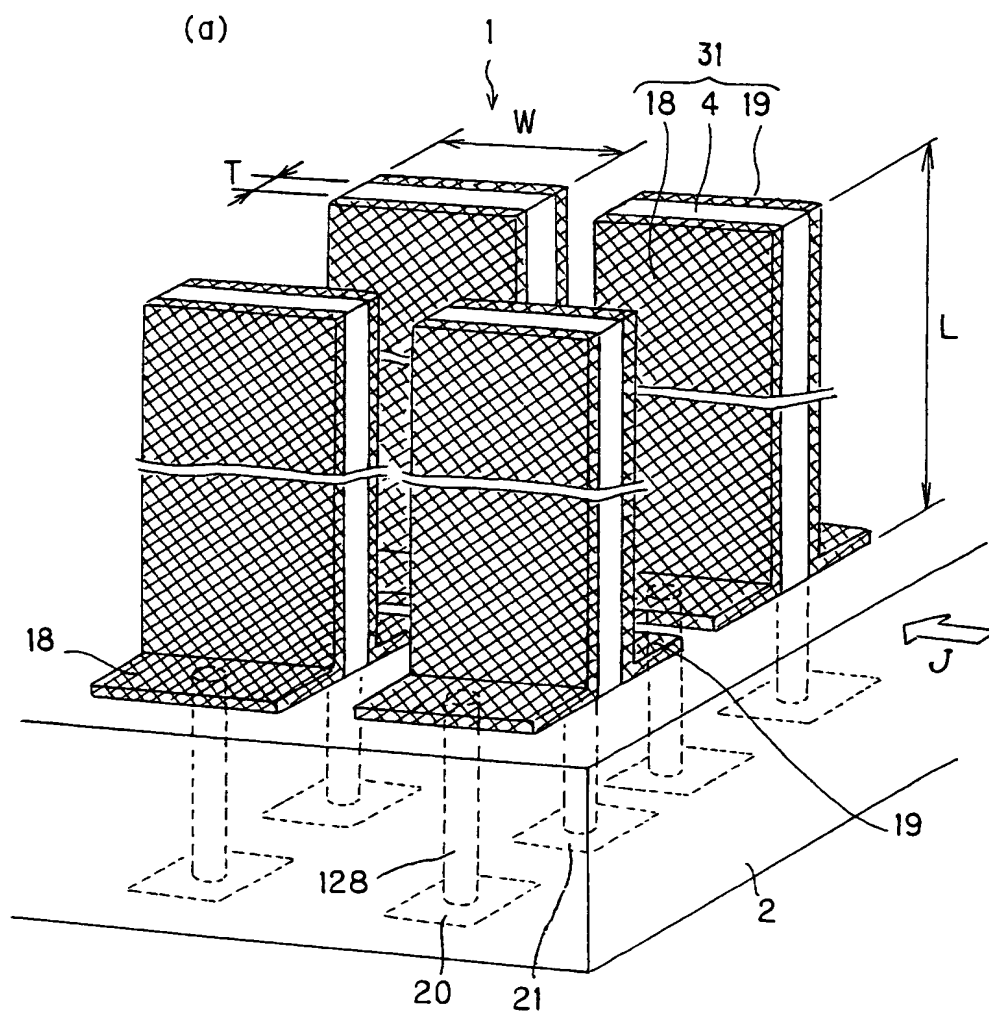
#### 【符号の説明】

1, 500, 600, 800…低発塵性マトリクス型圧電／電歪デバイス、2…セラミック基体、3, 5, 405, 805…開孔、4, 14, 24, 104, 164, 174…圧電／電歪体、605…スリット、6…壁部 P、7…壁部 Q、15, 155, 165, 315, 415, 515, 715, 815…孔部、16, 116, 117, 156, 157, 158, 411, 416, 417, 517, 616, 617, 716, 717, 718, 811, 816, 817, 818…セラミックグリーンシート、17, 917, 918, 919…凸部材、18, 1

9…電極、20, 21…電極端子、25, 425, 725, 726, 825, 826…副孔部、27…山側部材、31, 32, 33, 34, 35, 36, 37…圧電／電歪素子、47…谷側部材、57…中間部材、61, 211…アクチュエータ部、64, 65, 66…マイクロミラー、67…入射光、68…反射光、80…ガイド付マトリクス型圧電／電歪デバイス、85, 86, 87…階段状部材、101…光反射面、102…反射面、120, 180, 190…マイクロミラーアレイ、128, 228, 628, 728, 828…スルーホール、150, 170…低発塵性セル駆動型圧電／電歪デバイス、151, 301, 401, 501, 601, 801…セラミックグリーン積層体、153, 303, 403, 503, 603…セラミック積層体、154, 404, 504, 604, 804…セラミック積層体、163, 173…セル、167, 177…蓋部、200…光スイッチ、201…光伝達部、202, 204, 205…光伝達経路、208…光路変更部、209…光導入部材、210…光反射部材、218…振動板、221…光、304…ハニカム状セラミック積層体、350, 450, 460, 550, 650, 850…切断線、351, 451, 551, 851…切込線、421, 721, 821…セラミックグリーン積層ユニット、422, 622, 722, 822…導体膜、441, 442, 443, 444, 445, 446…辺。

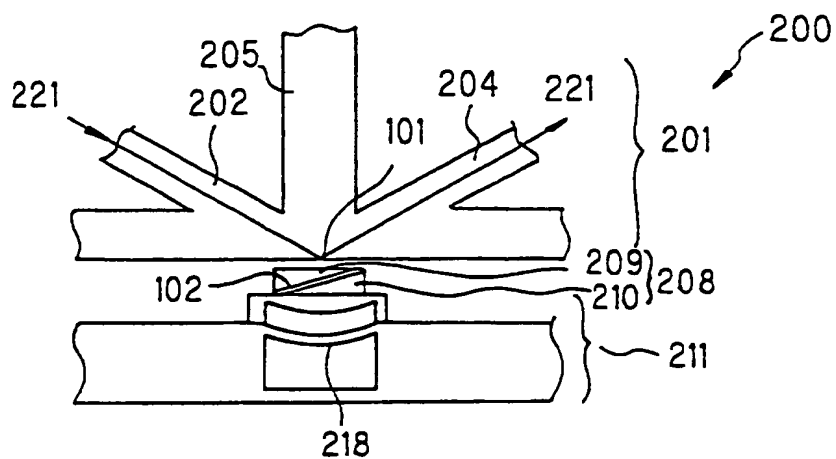
【書類名】 図面

【図 1】

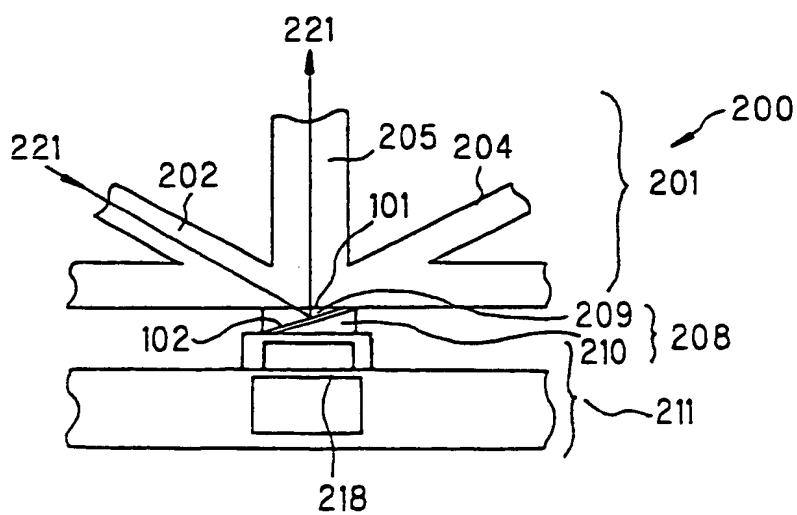


【図 2】

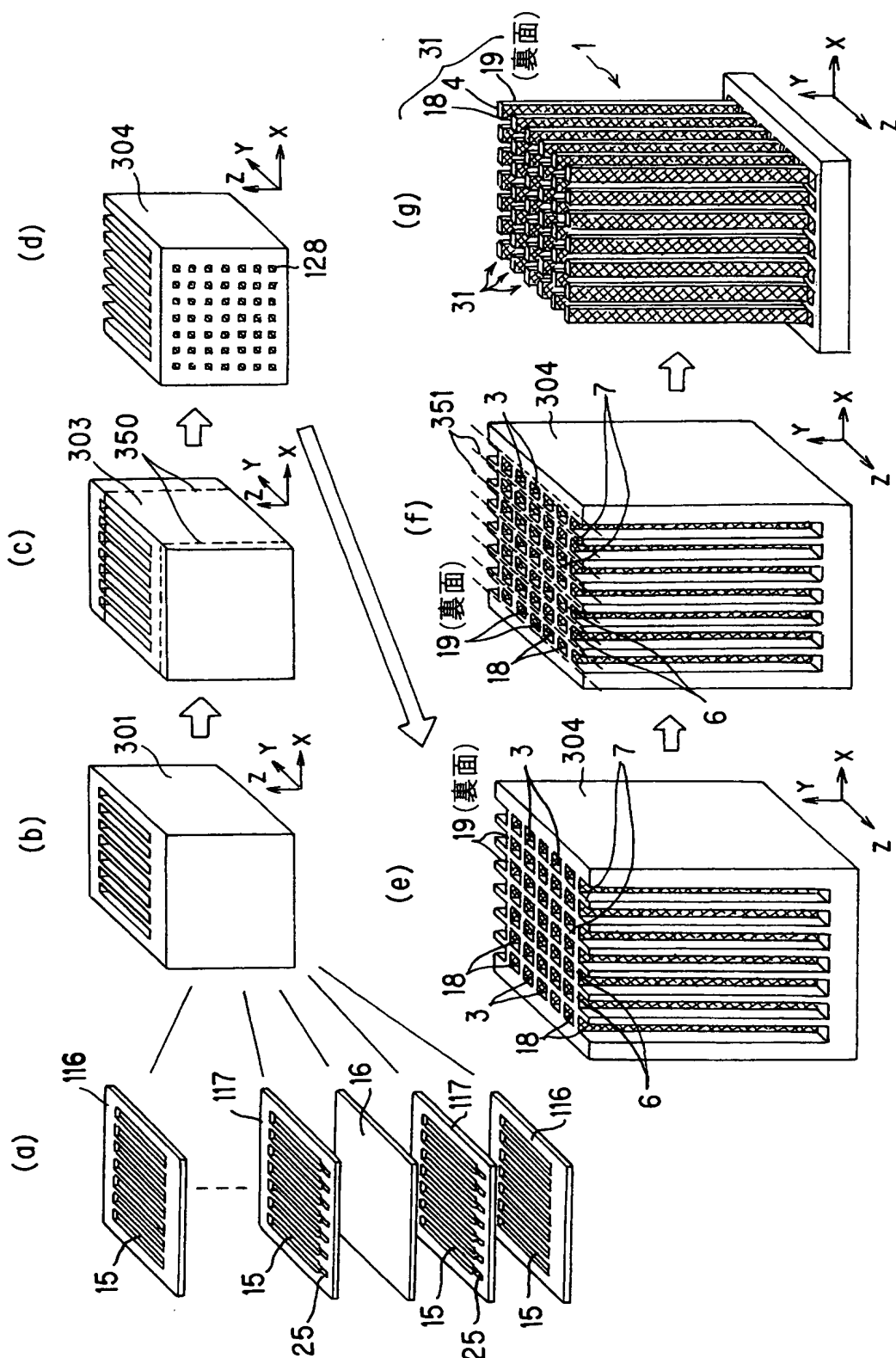
(a)



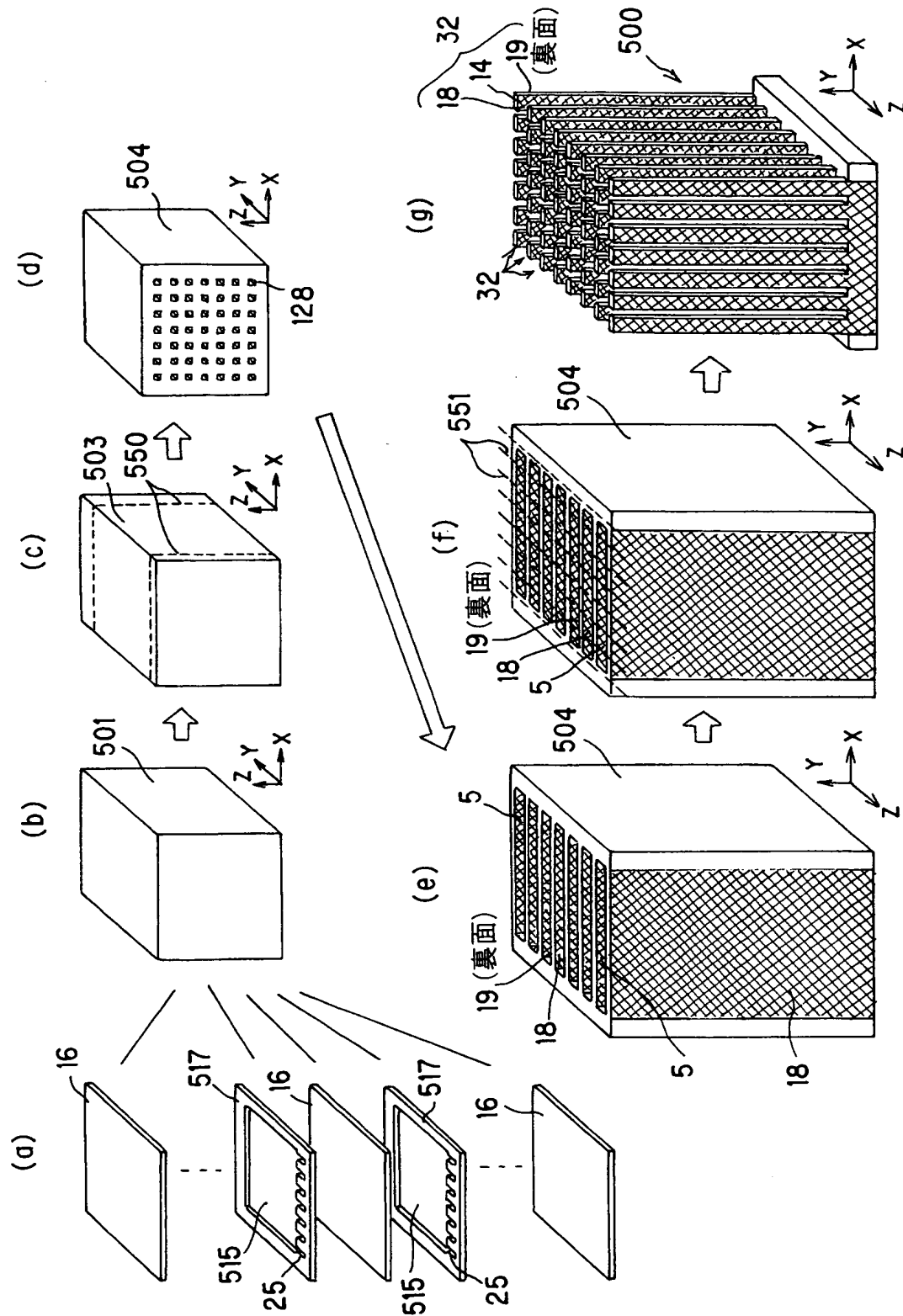
(b)



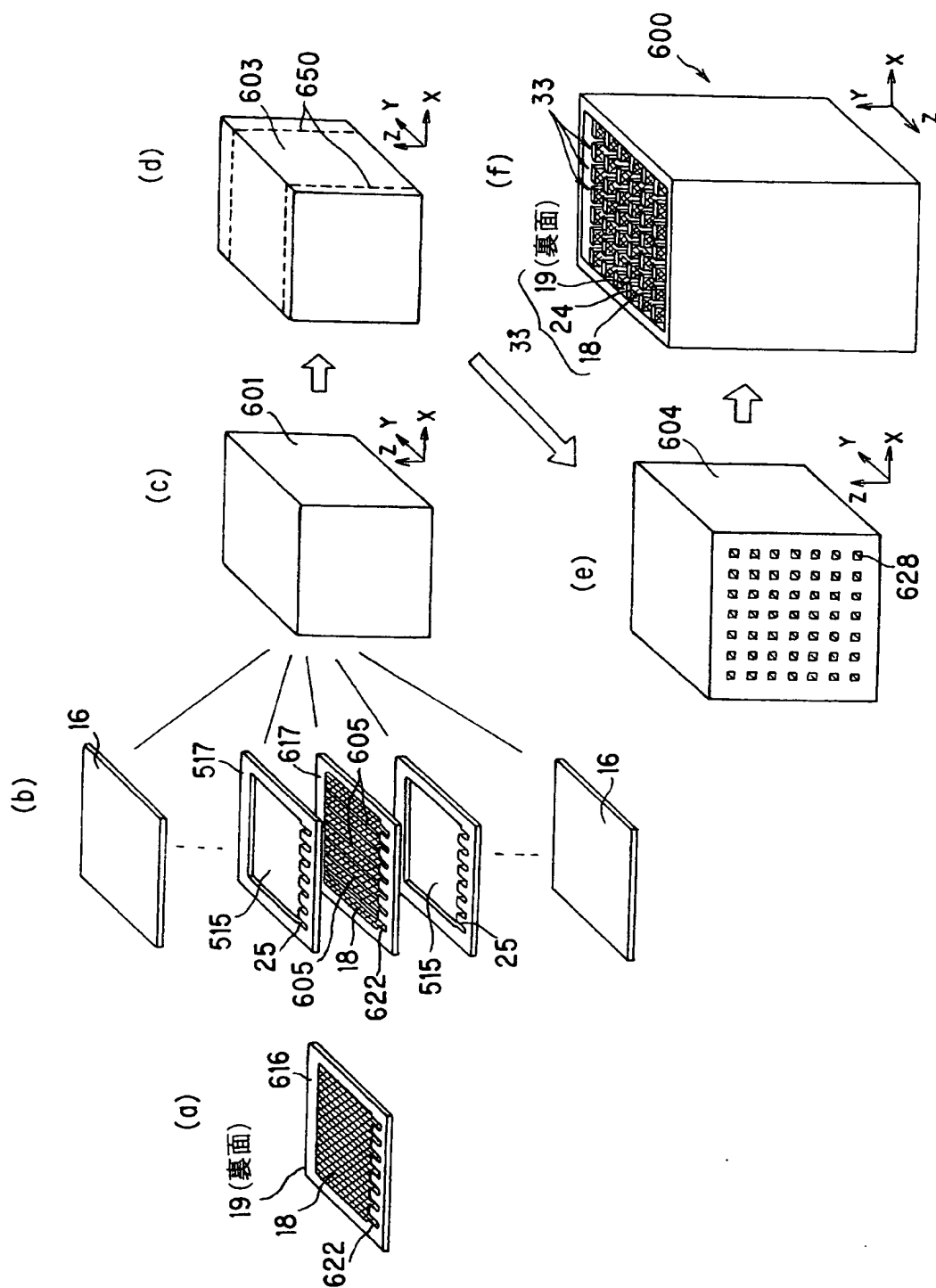
【図 3】



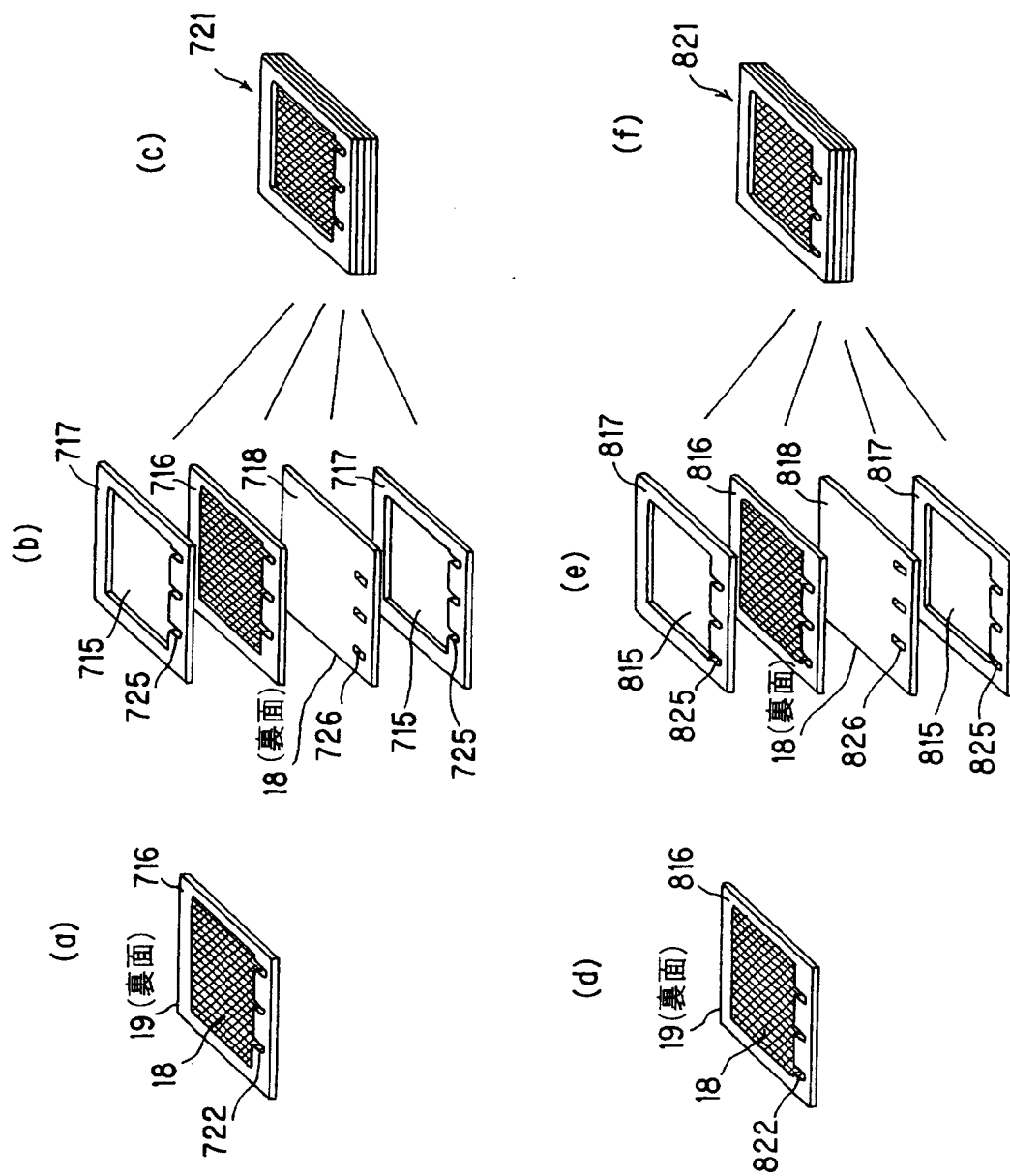
【図 4】



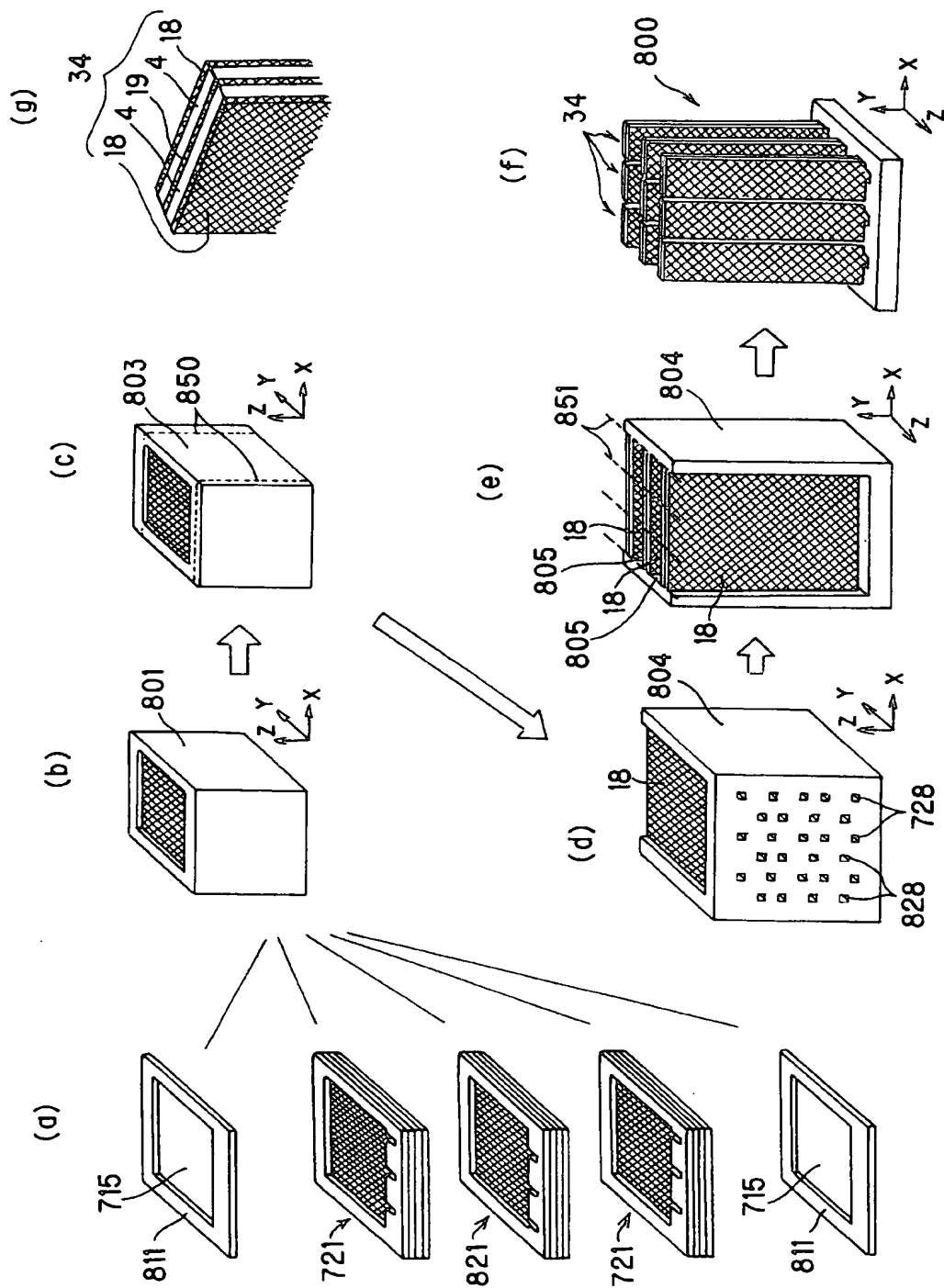
【図 5】



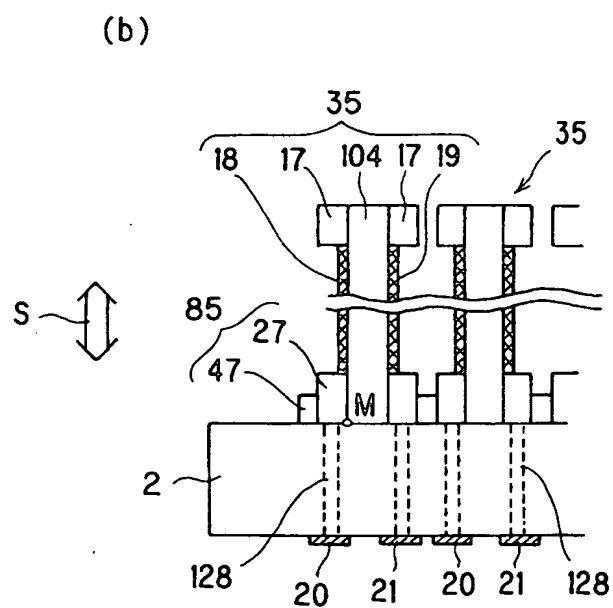
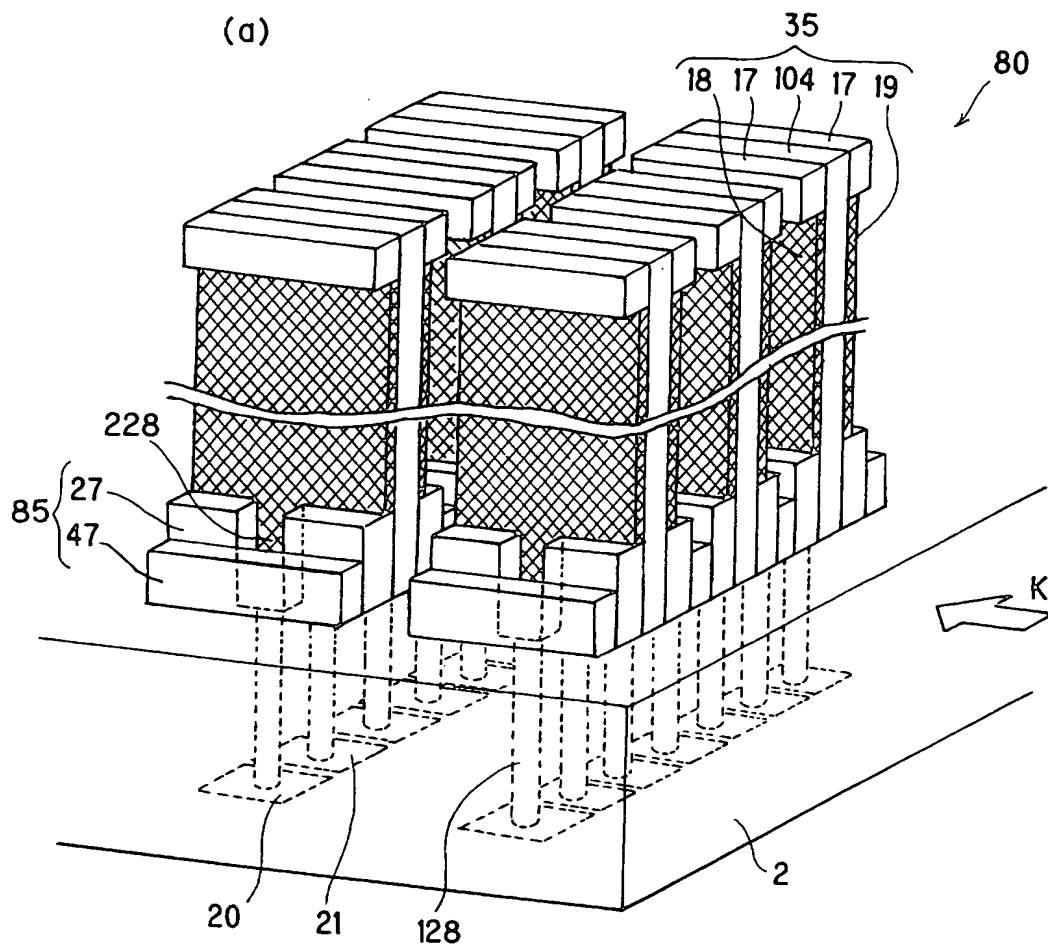
【図 6】



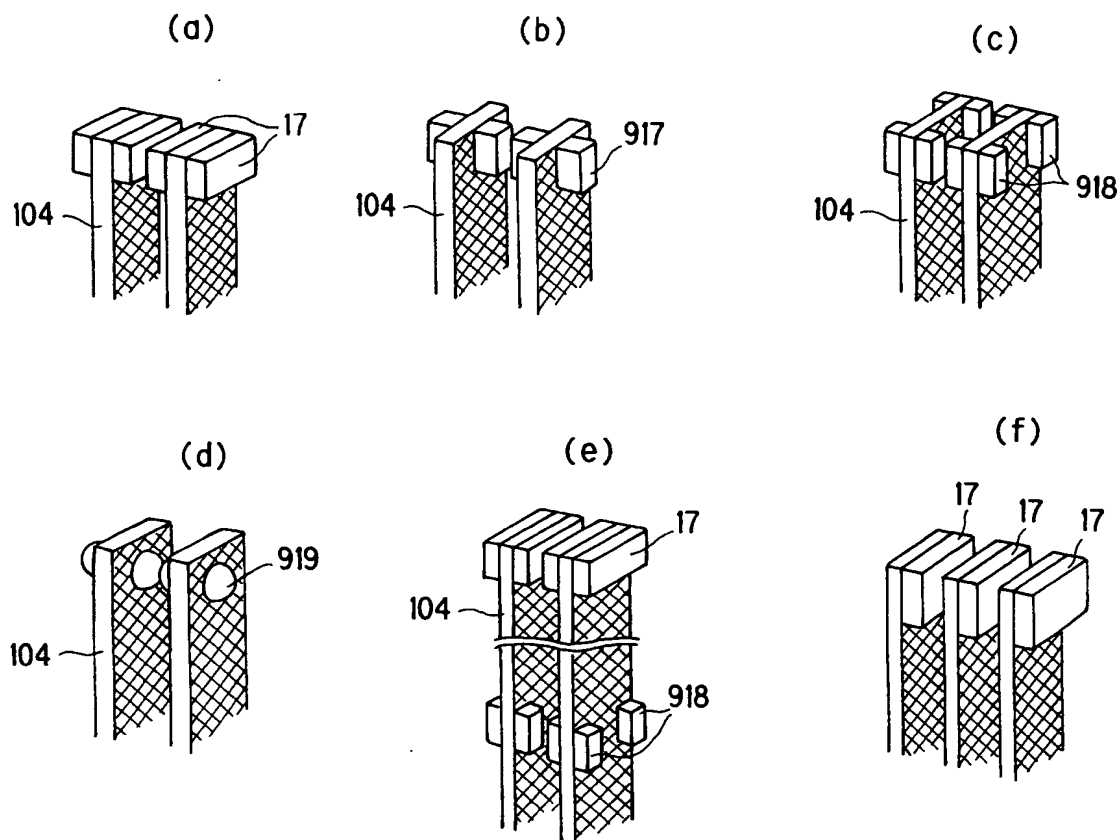
【図 7】



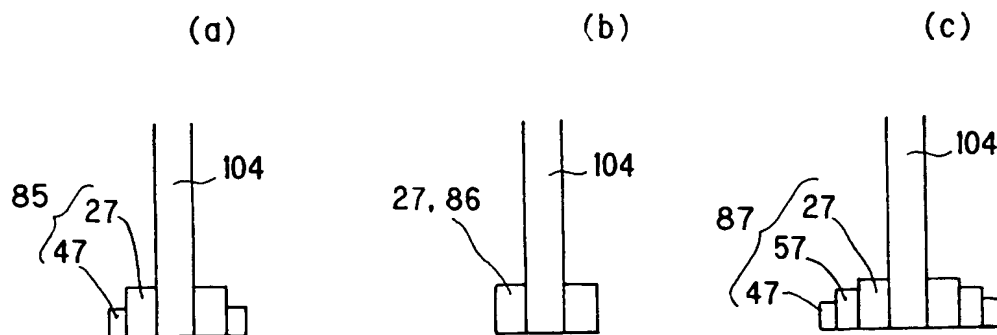
【図 8】



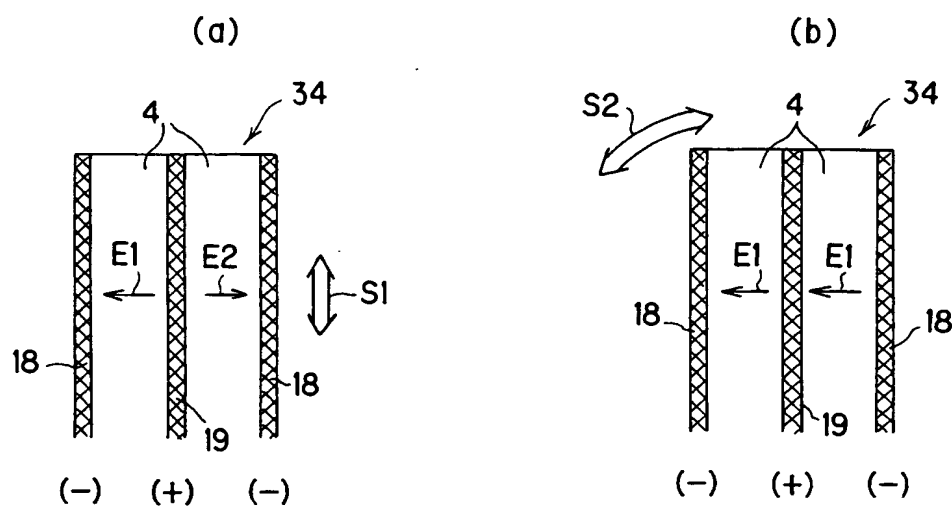
【図 9】



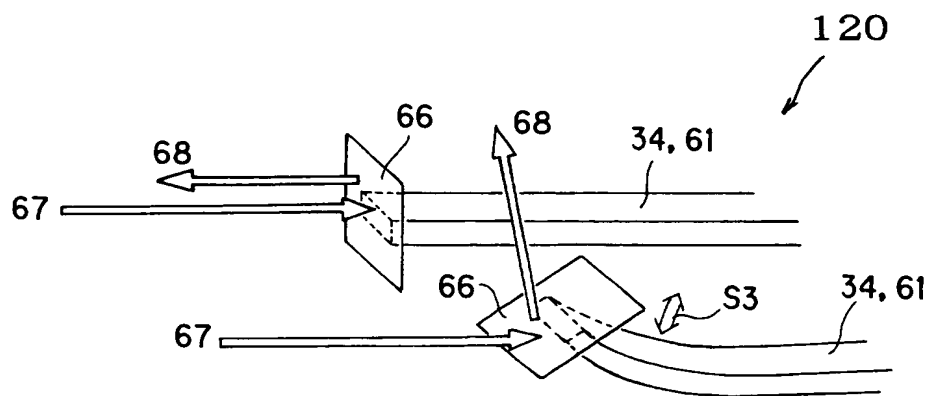
【図 10】



【図 11】

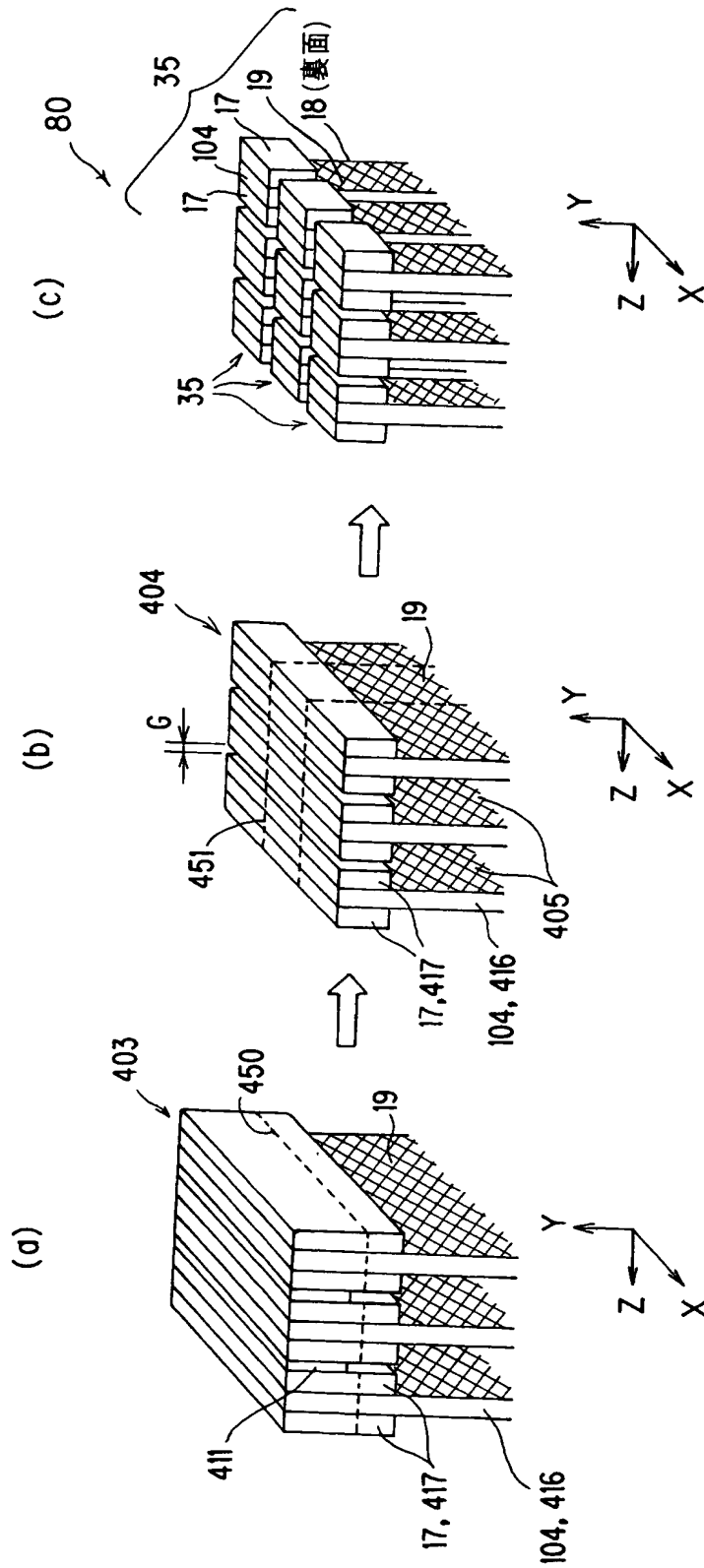


【図 12】

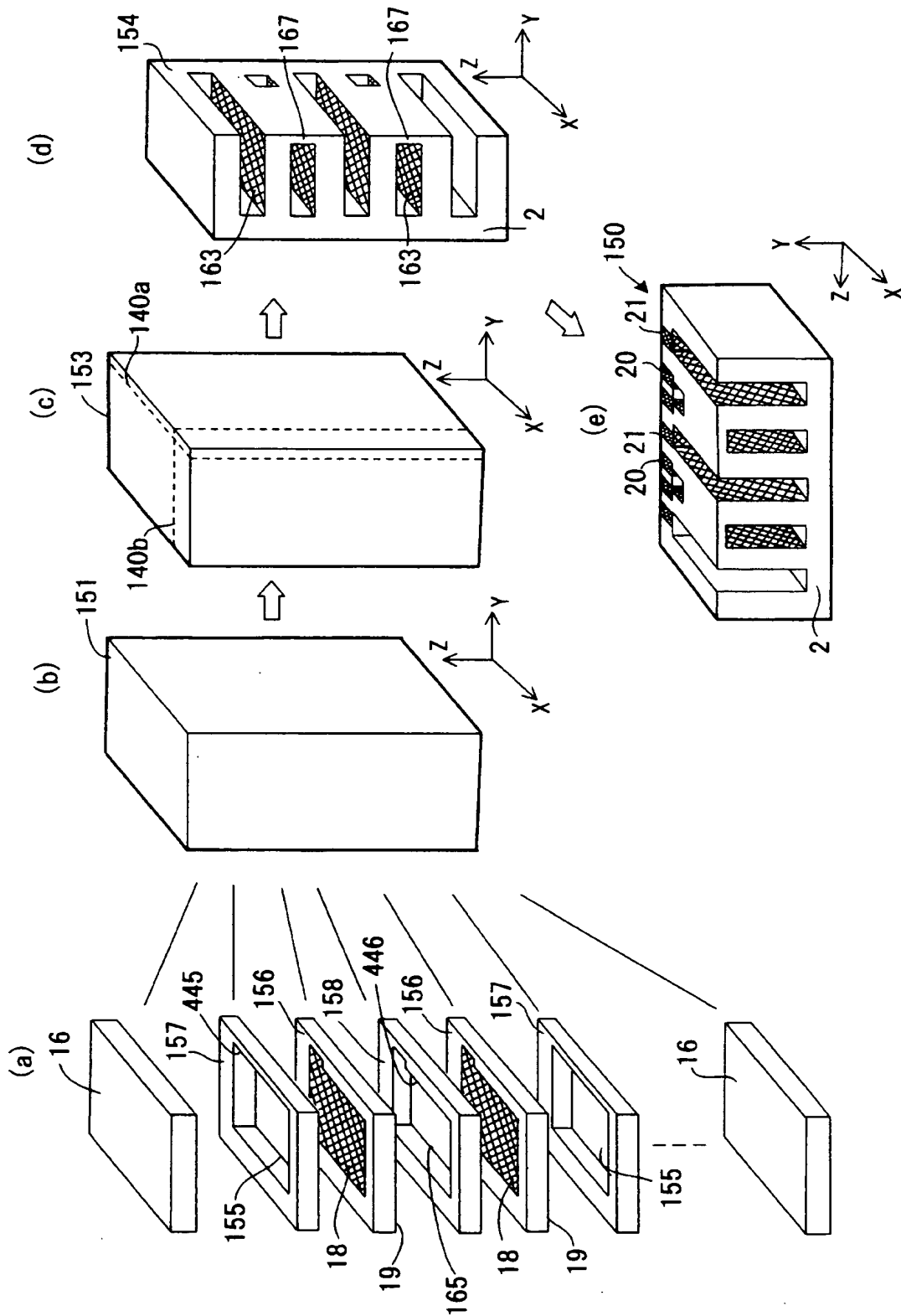




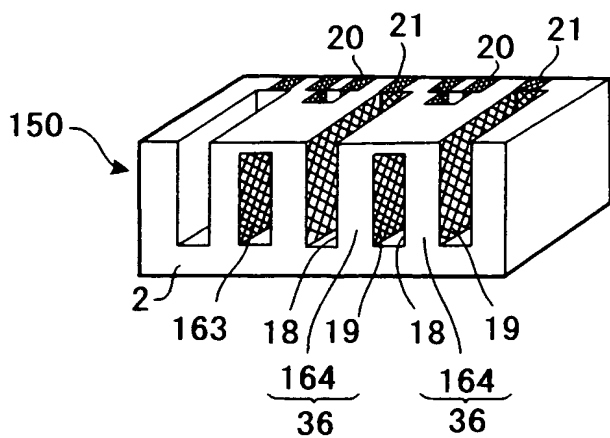
【図 14】



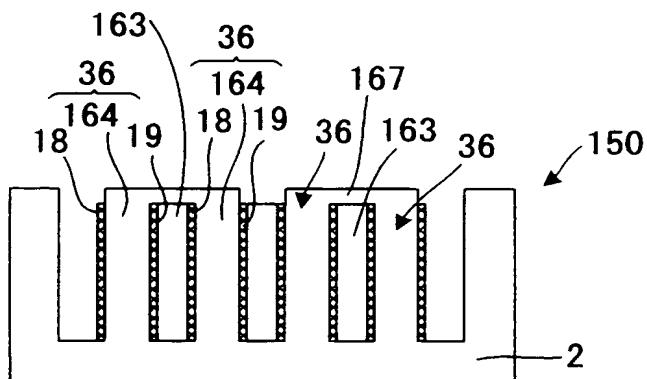
【図 15】



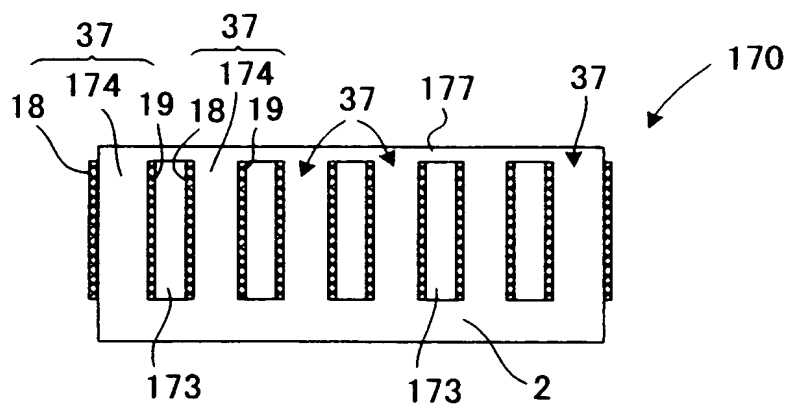
【図 16】



【図 17】

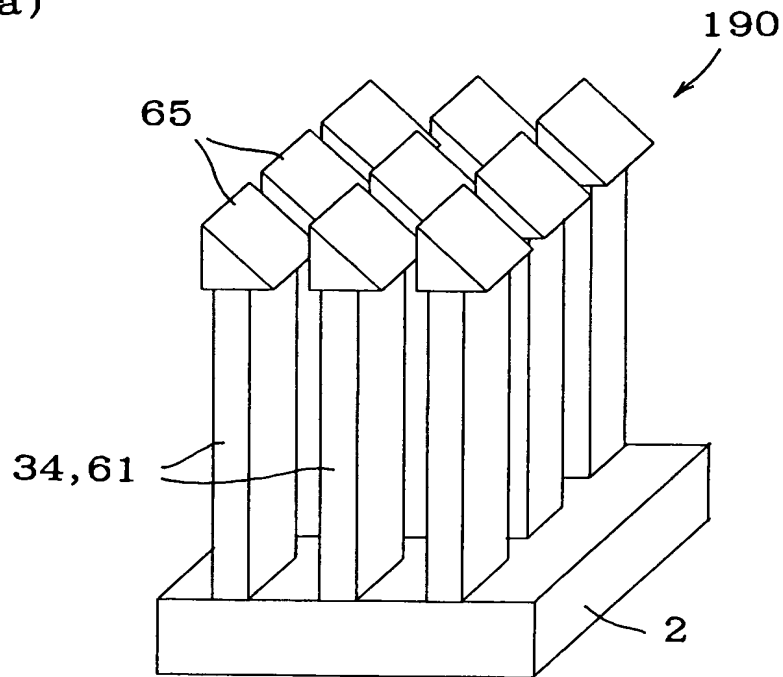


【図 18】

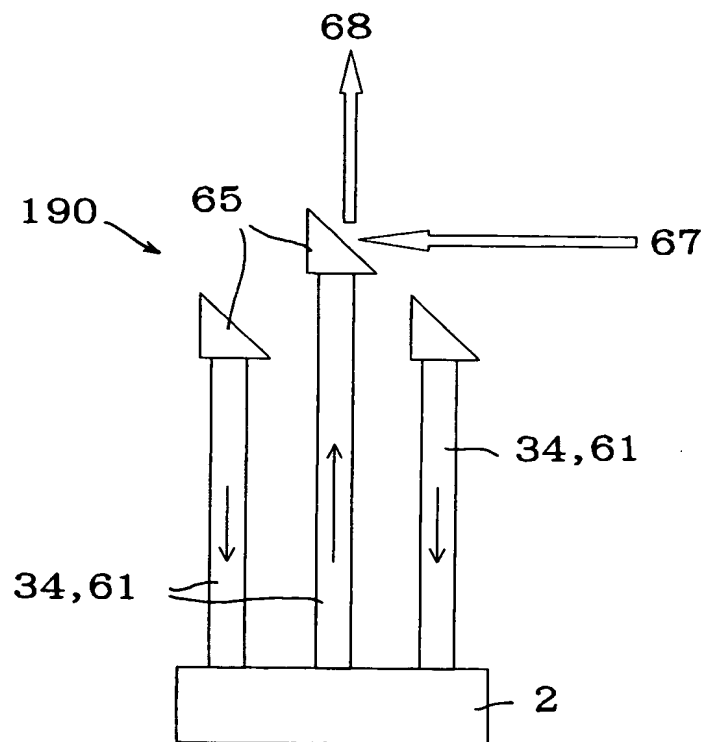


【図 19】

(a)

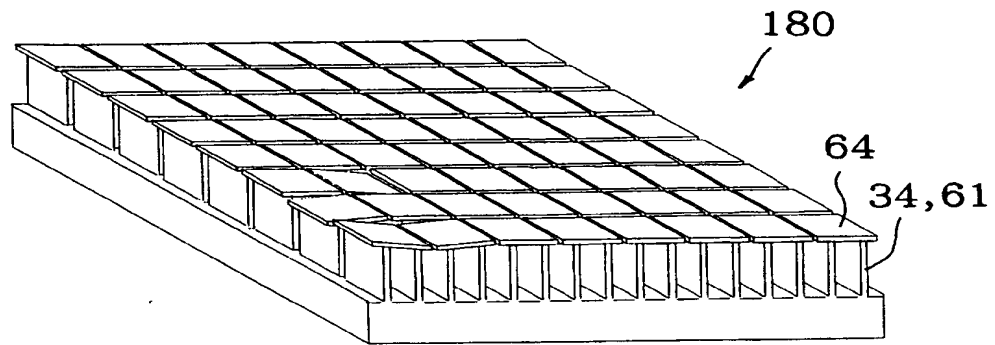


(b)

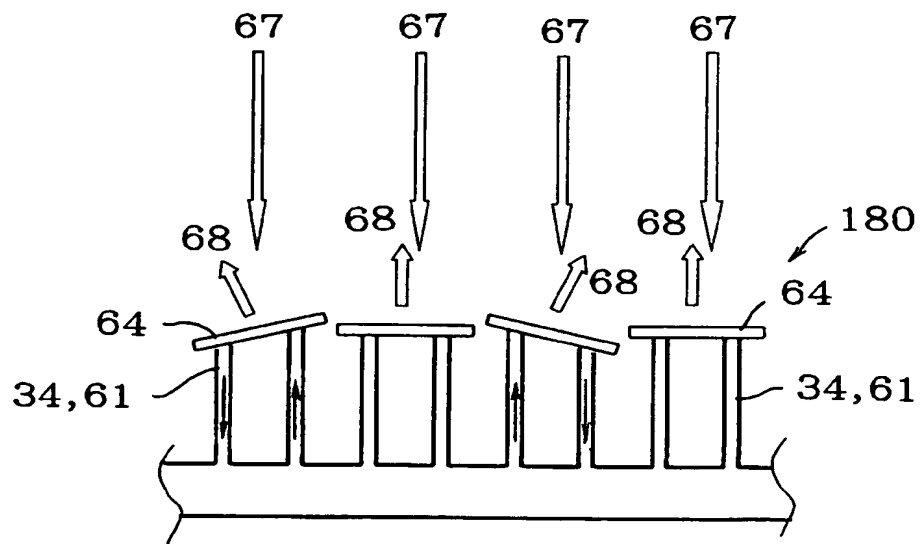


【図 20】

(a)



(b)



**【書類名】 要約書****【要約】**

**【課題】** パーティクルの発生が抑えられ長期にわたり継続して安定した変位動作を実現する圧電／電歪デバイスと、変位量が大きく且つ高い発生力を有する圧電／電歪デバイスと、高密度に配置可能な圧電／電歪デバイスと、を提供することであり、好ましくはこれら能力を2つ以上兼ね備えた圧電／電歪デバイスを提供すること。

**【解決手段】** 厚肉のセラミック基体2の上に、圧電／電歪体4と、その圧電／電歪体4の側面に形成された少なくとも一対の電極18, 19と、を有する圧電／電歪素子31が立設された、低発塵性マトリクス型圧電／電歪デバイス1の提供による。この低発塵性マトリクス型圧電／電歪デバイス1は、圧電／電歪素子31が、概ね柱体形状を呈し、複数、マトリクス状に立設されている。又、セラミック基体2と圧電／電歪素子31とが一体的に形成されている。そして、電極18, 19が形成された圧電／電歪体4の側面が、未加工焼成面である。

**【選択図】 図1**

認定・付加情報

|         |                  |
|---------|------------------|
| 特許出願の番号 | 特願 2003-207186   |
| 受付番号    | 50301331983      |
| 書類名     | 特許願              |
| 担当官     | 第五担当上席 0094      |
| 作成日     | 平成 15 年 8 月 14 日 |

< 認定情報・付加情報 >

【特許出願人】

|          |                         |
|----------|-------------------------|
| 【識別番号】   | 000004064               |
| 【住所又は居所】 | 愛知県名古屋市瑞穂区須田町 2 番 5 6 号 |
| 【氏名又は名称】 | 日本碍子株式会社                |

【代理人】

|          |                                                          |
|----------|----------------------------------------------------------|
| 【識別番号】   | 100088616                                                |
| 【住所又は居所】 | 東京都台東区浅草橋 3 丁目 20 番 18 号 第 8 菊<br>星タワービル 3 階 渡邊一平国際特許事務所 |
| 【氏名又は名称】 | 渡邊 一平                                                    |

特願 2 0 0 3 - 2 0 7 1 8 6

出 願 人 履 歷 情 報

識別番号

[ 0 0 0 0 0 4 0 6 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区須田町 2 番 5 6 号

氏 名

日本碍子株式会社